

N° 54

Décembre 1999

LES ACTES DUCOLLOQUE DE NICE



- Une expérience spécifique : création du cédérom BEL.
- Oscillateur sinusoïdal numérique et analogique.
- Approche transversale des disciplines EEA autour d'une réalisation mécatronique : pilotage des cours par les besoins.
- Repeating the second year of a DUT in England.

E D I T O

Nice fin de siècle....

Il fallait le faire, nous l'avons fait et nous en gardons un sacré souvenir...

Finalement nos chers colloques de G.E.I.I sont intéressants à plus d'un titre : ils permettent des échanges constructifs, houleux mais constructifs, entre tous les départements.

Ces échanges sont tellement intéressants que le compte rendu du colloque n'a pas paru que les conclusions sont déjà au niveau de la CPN. Bravo !

Mais ils permettent aussi de provoquer un dynamisme très constructif dans le département d'accueil. Tous l'avaient noté avant nous. Eh bien nous en sommes convaincus.

Ils permettent en fin de rencontrer divers collègues et Nice étant une région attachante, les demandes de mutation se multiplient. Bravo ! Nous en sommes ravis même si on ne pourra pas tous vous accueillir.

Bref ce fut une très belle expérience avec quelques petits regrets peut être :

Les organisateurs sont frustrés car ils ne peuvent participer aux

chaleureuses empoignades, dommage !

Le compte rendu ne peut être réalisé rapidement, l'équipe se démotive et cette ultime tâche devient un lourd fardeau qui paraît obsolète avant d'avoir vu le jour . Dommage !

Mais non, en fait, nous ne regrettons rien.

Le siècle se termine et Grenoble va nous accueillir. Merci à eux, bon courage et donc à très bientôt.

Les petits hommes verts.

GeSi

GÉNIE ÉLECTRIQUE
SERVICE INFORMATION

Revue des départements
Génie Electrique
& Informatique Industrielle
des Instituts Universitaires
de Technologie

Directeur de la publication :
P. Mangeard

Responsable
du comité de rédaction :
G. Gramaccia

Comptabilité :
G. Couturier

Membres du Comité de Rédaction :
Mme Quetin, MM Barraud, Berthon,
Bliot, Caron, Couturier, Darces,
Duez, Lemerrier, Martin, Pardies,
Quéré, Robert, Savary, Vergnolle

Comité de rédaction :
Département de Génie Electrique
IUT "A"

33405 Talence Cedex
Téléphone : 05 56 84 57 58
Télécopie : 05 56 84 57 83

E-mail: gramacia@elec.iuta.u-bordeaux.fr

Imprimerie : Laplante
204, av. de la Marne
33700 Mérignac
Téléphone : 05 56 97 15 05
Télécopie : 05 56 97 80 18
e-mail: athonier@planete.net
Dépôt légal : décembre 1999
ISSN : 1156-0681



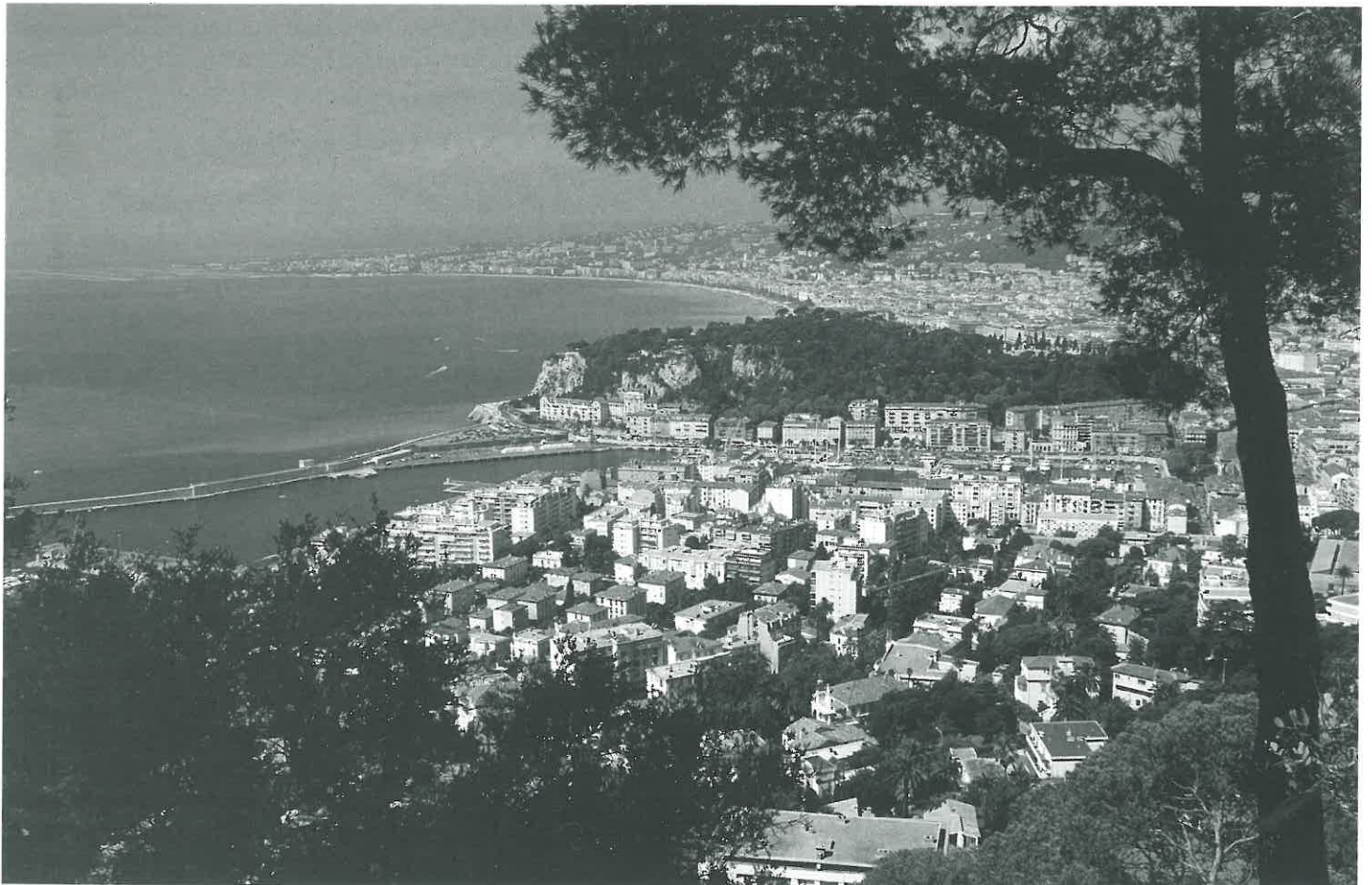
Consultez

- le site Internet de Gesi :
<http://www.gesi.asso.fr>

S
O
M
M
A
I
R
E

LES ACTES DU COLLOQUE DE NICE

Commission Pédagogie par projets et interdisciplinarité	4
Commission Outils mathématiques et Informatique industrielle	6
Commission Informatique industrielle	8
Commission ECTS	9
Proposition de programme d'Automatisme et Informatique industrielle	13
Compte rendu de l'Assemblée des chefs de départements du 9 juin 1999	16
Compte rendu de la réunion exceptionnelle du 11 juin	17
Une expérience spécifique : création du cédérom BEL	18
Oscillateur sinusoïdal numérique et analogique	19
Approche transversale des disciplines EEA autour d'une réalisation mécatronique : Pilotage des cours par les besoins	26
Réflexions sur l'évaluation des enseignements : la notation des QCM	30
Repeating the second year of a DUT in England	31



Actes du colloque de Nice - 9 au 11 juin 1999

Commission Pédagogie par projets et interdisciplinarité

GENÈSE ET OBJECTIFS DE LA COMMISSION :

L'idée de cette commission est née à Marseille où se déroulait une assemblée de chefs de département. A l'origine, il s'agissait surtout d'échanger des expériences de pédagogie par projets, afin de mieux connaître les pratiques des départements et recueillir les bonnes idées ! Mais la nouvelle grille horaire publiée en juillet 98 a déclenché une inquiétude pour les adeptes des projets. En effet, la refonte de la grille avait fait disparaître le centre trois, qui était plus orienté vers l'aspect professionnel. Bon nombre de départements utilisaient cette ventilation des heures pour y insérer les projets à caractère professionnel.

Dans ce contexte, notre commission s'est vue investie d'une nouvelle mission : faire des propositions concrètes pour inclure la notion de projets interdisciplinaires dans le nouveau programme GEii 2000.

Notre groupe de travail était composé de : P. Yon (IUT de Rennes), P. Darces (IUT de Cachan), J.Ch. Lourmes (IUT de Cergy), S. Bertrand (IUT d'Annecy), P. Clerc (IUT de Grenoble), Ph. Cormerais (IUT de Nantes), S. Pezeril et P. Mangeard (IUT d'Angers).

POURQUOI FAIRE DES PROJETS EN GEII ?

Qu'elle que soit sa nature, un enseignement vise des savoir-faire et des savoir être. Voici ci-dessous le résultat des cogitations de notre commission sur ces aspects et les raisons qui nous motivent dans la pratique de la pédagogie par projets :

- Placer les étudiants en situation de réussite,
- Motivation et passion,
- Projet ouvert / modulaire => pédagogie différenciée,
- Disposer de marges de manœuvre ou d'autonomie
- Acquérir l'esprit de synthèse et d'analyse,
- Concrétisation opérationnelle (proto/démo),
- Mettre en rapport la partie avec le tout,
- Avoir des obligations de réussite,
- Initier au projet personnel et professionnel,
- Travailler en équipe coordonner/écouter,
- Savoir déléguer,
- Apprendre à faire des compromis,
- Croiser les points de vue,
- Assumer le choix et savoir les justifier,
- Prise d'initiative et de responsabilités,
- Discuter le possible et le permis,
- Gérer le temps et les moyens financiers,
- Etre capable de s'autodocumenter,
- S'adapter aux contraintes industrielles (coûts, délais, normes...).

Le projet en première et deuxième année diffère dans sa pédagogie. L'étudiant débutant son DUT connaît peu de choses sur

le GEII en général. Il n'est donc pas possible de le lancer avec une large autonomie sur un projet technique. Il y a une culture technique minimale qui doit être préalablement acquise. Le projet devient alors l'occasion de travailler de manière transversale avec les autres disciplines. Au fur et à mesure que la culture technique est abordée, elle peut s'intégrer dans le projet choisi par l'enseignant (fig. 1).



Fig. 1

En première année, c'est l'enseignant qui est le chef du projet. En deuxième année, l'étudiant a un peu plus de recul, et peut commencer à devenir davantage le chef de son projet (fig. 2).

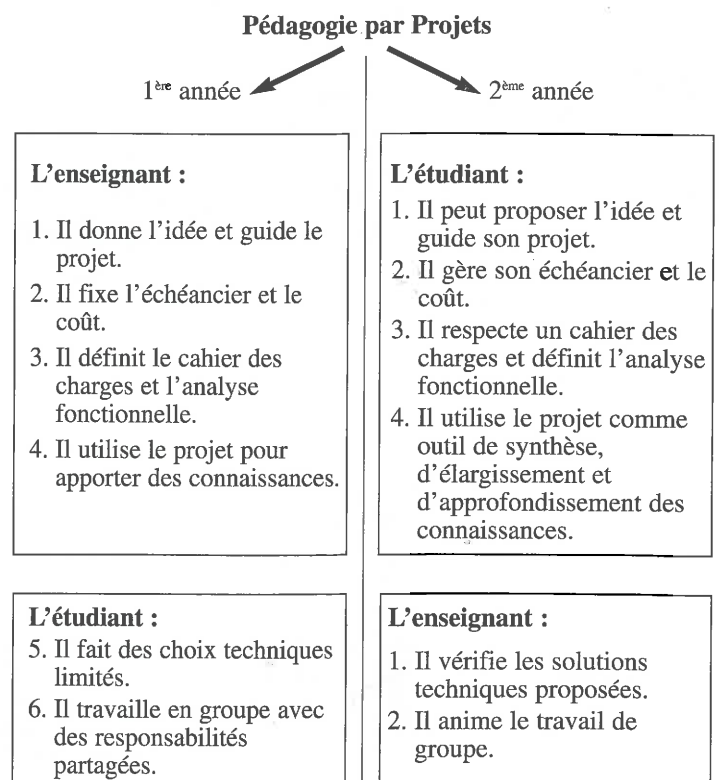


Fig. 2

Actes du colloque de Nice - 9 au 11 juin 1999

Alors que certains étudiants faibles vont s'épanouir en projet, d'autres l'utiliseront comme moyen de mettre en œuvre leurs connaissances et d'aller de l'avant. Le projet est vraiment l'opportunité d'une pédagogie différenciée. La nature humaine est diverse et variée. Voilà un moyen d'ajuster nos enseignements à cette diversité et richesse.

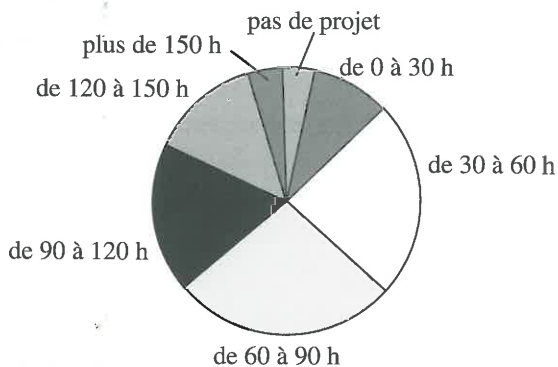
QUELLES SONT LES PRATIQUES DES DÉPARTEMENTS EN MATIÈRE DE PROJETS ?

Comme le font souvent les commissions, elles prennent leurs bâtons de pèlerin et lancent un sondage auprès des départements. Grâce aux merveilles de la fée informatique et d'internet, nous avons pu obtenir une idée générale de la pratique des projets. Le sondage avait été envoyé aux futurs participants de la commission à Nice. Cette restriction permettait d'améliorer le rendement des réponses. Au total, 47 personnes ont reçu le sondage et 22 ont répondu, soit un rendement de 46%. Les projets en première et deuxième année ont été volontairement scindés car la pédagogie y est différente.

Les pratiques horaires :

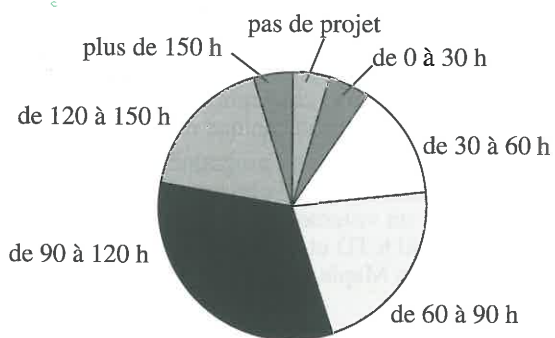
Répartition en nombre d'heures de Projet.

Pratique des projets en première année (en Heures Année)



Moyenne 77 heures

Pratique des projets en deuxième année (en Heures Année)



Moyenne 92 heures

Il existe de grandes différences d'horaires, en première comme en deuxième année. La moyenne se situe à 77 h en première année et à 92 h en deuxième année. Certains IUT pratiquent le projet en première et en deuxième année, d'autres privilégient une année (en général la seconde). Certains IUT sont en accord avec la nouvelle grille horaire (pas de projets), ou si peu, que l'horaire attribué à cette pédagogie est trop faible pour permettre l'appellation projet (tel que nous avons essayé de la définir). On peut remarquer que :

- 2/3 des IUT pratiquent au moins 60 heures de projet pendant la première année.
- 3/4 des IUT pratiquent au moins 60 heures de projet pendant la deuxième année.

Aucun IUT n'a pas de projet en première année et en deuxième année, mais certains ne réalisent qu'une trentaine d'heures sur les deux années. La disparité est donc très importante.

Les pratiques d'évaluation :

Avec la nouvelle grille, les pratiques sont assez diverses. Certains départements répartissent les notes dans les différentes unités avec des coefficients proportionnels à l'horaire. D'autres répètent une note globale dans les centres 2 et 3.

Le centre 1 est utilisé par certains pour la notation de la communication à travers le rapport écrit et l'exposé oral. Le centre 4 est aussi utilisé pour l'aspect pré-projet (Gestion, motivation etc...) en utilisant le coefficient 2 des projets tutorés.

Il apparaît nettement que chacun tente de s'organiser dans son coin pour adapter la grille nationale avec ses pratiques de projets locaux. Il s'ensuit que la méthode de calcul de la moyenne change d'un département à l'autre ! Pour tenter de solutionner ce problème, le président de l'assemblée des chefs de départements a proposé d'ouvrir une ligne dans l'unité quatre (en deuxième année) qui pourrait s'appeler « bureau d'études ». Cette proposition a reçu la quasi unanimité de la part des sondés.

LES DÉBATS À NICE :

La commission pédagogie par projets réunissait une quarantaine de participants des quatre coins de la France. Dans un premier temps, les objectifs de cette commission ont été présentés. La méthode « métaplan » a permis de préciser ce que signifiait pour chacun le terme projet.

Angers a présenté un projet robotique réalisé en première année ; Cachan, la création d'un logiciel pour un usage multimédia; Rennes, un système de prises satellites; et Annecy et Nantes des exemples de projets. Un industriel est aussi intervenu dans les débats. Il apparaît que la notion de projet est très claire pour l'ensemble des participants de la commission et la pédagogie assez bien rodée.

Actes du colloque de Nice - 9 au 11 juin 1999

Les débats se sont ensuite orientés vers l'évaluation des projets et la place qu'il faudrait leur faire dans le programme GEII 2000. Ces questions ont rapidement pris l'ascendant et orienté le débat.

Les travaux de la commission l'ont conduit à faire plusieurs propositions et a se positionner par votes.

Envisageable pour la première et la deuxième année :

Proposition P1 : On ajoute dans la grille horaire une colonne TP/TR en précisant bien le nombre d'heures et de coefficients.

Proposition P2 : on crée une ligne supplémentaire dans l'UE2 et l'UE3 intitulée par exemple « bureau d'études en génie électrique et bureau d'études en informatique industrielle ».

Proposition envisageable uniquement pour la deuxième année :

Proposition P3 : création d'une ligne dans l'UE4 dont l'intitulé reste à préciser.

Le vote de la commission a été le suivant :

	première année	deuxième année
P1	6P, 32C, 9A	4P, 35C, 7A
P2	38P, OC, 8A	6P, 29C, 11A
P3		37P, 7C, 4A

(P : pour; C : contre; A : abstention)

La commission a donc choisi très largement la proposition P2 pour la première année, et la proposition P3 pour la deuxième

année. Le débat a ensuite porté sur l'intitulé de ces différentes lignes; les propositions suivantes d'intitulés ont été retenues pour le vote :

I1 : Travaux et Réalisations → 14P, 18C, 14A

I2 : Bureau d'études → 1 IP, 26C, 10A

I3 : Projets industriels → 2P, 37C, 8A

I4 : Etudes et Réalisations → 28P, 6C, 13A

I5 : Projets techniques → 12P, 24C, 11A

C'est donc l'intitulé « Etudes et réalisations » qui est retenu par la commission. Ces votes ont été transmis à l'assemblée des chefs de département qui s'est inspiré de ce travail.

CONCLUSIONS :

Cette commission a rempli son rôle et proposé des solutions à l'assemblée des chefs de département. Le programme GEII 2000 a un peu occulté le débat pédagogique sur les projets, mais il semble que les intervenants aient des pratiques assez voisines.

L'interdisciplinarité fut très peu abordée. La question est difficile car il s'agit de faire communiquer les disciplines entre elles afin de décloisonner nos enseignements. Le débat a peu avancé sur ce point, faute de temps. Mais ce n'est sûrement que partie remise !

Les membres de la commission remercient l'ensemble des participants et souhaitent à tous les départements de concevoir de très beaux projets pédagogiques et techniques.

Commission

Outils mathématiques et Informatique pour le G.E.I.I.

Cette commission avait et a un double objectif :

- entamer un débat entre enseignants concernant l'introduction d'outils tels Maple ou Matlab, d'une part, et d'outils de description matérielle (type VHDL) d'autre part;
- présenter à la CPN lors de la rentrée universitaire 1999 un programme pédagogique compatible avec la semestrialisation et la modularisation.

Son intitulé prêtait à confusion, l'appellation « outils mathématiques » se référant pour certains à des outils logiciels (Matlab, Matcad...), pour d'autres à des sous-ensembles mathématiques tels la transformée de Laplace, la transformée en Z,...

Les présentations des pratiques actuelles et prévues par nos collègues enseignant les mathématiques ont montré l'intérêt d'utiliser les outils tels Maple, Matlab, pour :

- leur facilité d'apprentissage et leur convivialité;
- leur attractivité;
- les possibilités de dynamiser les groupes d'étudiants et de mettre en évidence des blocages non apparents.

Elles ont, en revanche, montré l'obligation de décrire très précisément les objectifs de chaque séance de TD ou TP et de préparer tout autant les manières d'évaluer les acquis des étudiants.

Ces pratiques doivent nous permettre de faire le lien entre le concept et les méthodes de raisonnement des mathématiques classiques et leurs applications dans le domaine du GEII.

Les outils utilisés le sont aussi bien en illustration de cours ou introduction de nouveaux concepts mathématiques, qu'en traitement de signal, en électrotechnique ou en automatique.

De l'avis général, vu l'ampleur du programme de mathématiques, les difficultés d'assimilation de certains étudiants, il apparaît nécessaire de garder un volume global de mathématiques UE1 + UE3 de 64 h CM + 80 h TD et, si possible, d'ajouter l'utilisation d'outils tels Matlab ou Maple au sein de quelques séances de TP (12 à 18 heures).

De plus, et afin d'améliorer la lisibilité de la grille horaire globale, cette ligne « outils mathématiques et informatique pour le GEII » de l'UE3 pourrait être scindée en deux parties :

Actes du colloque de Nice - 9 au 11 juin 1999

- une ligne intitulée « mathématiques et outils mathématiques »,
- une ligne intitulée « IAO pour le GEII ».

Les membres de la commission regrettent l'absence d'une réflexion continue et approfondie sur l'enseignement des mathématiques en GEII, décident la création d'un groupe permanent de réflexion sur ce sujet, déplorent que le coefficient de mathématiques de l'UE1 ait été modifié et proposent les coefficients suivants :

UE1, 1^{ère} année : maths 4; physique 2; anglais 3; culture et communication 3.

UE1, 2^{ème} année : maths 2,5; physique 2,5; anglais 2,5; culture et communication 2,5.

La ligne « mathématiques et outils mathématiques » concernera les thèmes : transformée de Laplace, série de Fourier, calcul matriciel.

Les travaux pratiques inclus dans cette ligne pourront faire intervenir des collègues des disciplines technologiques.

En ce qui concerne la ligne « IAO pour le GEII », la commission propose que cet ensemble comprenne l'IAO analogique et l'IAO numérique. La commission s'est particulièrement attachée à l'IAO numérique. Les différentes expériences présentées lors du colloque ont précisé plusieurs points. De plus la présence d'un intervenant issu de l'industrie (un grand merci à Claude PIN d'IBM) a permis d'obtenir l'avis d'un professionnel.

1) * Tout constructeur doit fournir une description matérielle de ses circuits à l'aide d'une des deux normes en vigueur (VHDL : 85 à 30 % des cas, Verilog : 10 à 15 % des cas). Il est ainsi possible pour un concepteur de s'affranchir des technologies propres à chaque fondateur et de réutiliser des descriptions déjà effectuées.

* Tout étudiant de la filière GEII ayant manipulé et utilisé un tel langage de description, ne serait-ce que pour concevoir des systèmes numériques simples, bénéficient d'un avantage incontestable à l'embauche.

* Les coûts financier et humain nécessaires à l'achat, l'apprentissage et la mise en œuvre de ce langage de description sont faibles et ne pénalisent aucun département, quelles que soient les options de seconde année (voir annexe).

2) On peut

* soit expérimenter des approches simples utilisant des langages de type Abel-HDL en première année et réserver l'étude de langages plus complets de type VHDL à la seconde année (Créteil, Bordeaux),

* soit introduire directement ces derniers en première année en n'étudiant que des systèmes simples (horloge numérique ou feux de carrefour par exemple) (Nice, Angers, Cachan).

Dans tous les cas, la suppression de quelques TP utilisant des composants discrets permet l'introduction de ces outils et d'une approche fonctionnelle.

3) Suivant les disponibilités et les compétences des intervenants (enseignants, industriels), deux approches sont envisageables :

* l'une, où l'enseignement et l'utilisation du langage de description matérielle (ex VHDL) sont distillés tout au long de l'année (Cachan, Angers);

* l'autre où enseignement et utilisation sont regroupés au second semestre (Nice). Les deux approches semblent avoir des résultats pédagogiques comparables.

4) Dans tous les cas, un volume total d'environ 30 heures (10 h TD, 20 h TP/TR) apparaît nécessaire : une partie apparaissant dans le sous-ensemble « systèmes numériques » de l'UE3, une autre partie dans le sous-ensemble « IAO pour le GEII » de l'UE3.

Les buts étant

* de faire apparaître plusieurs fois dans les commentaires de programme l'intitulé « outils numériques de description

matérielle » de la même façon qu'apparaît plusieurs fois dans la description du cours d'électronique la remarque « utilisation d'outils tels PSPICE et Matlab »,

* d'inciter les collègues intervenant en systèmes numériques ET en IAO à utiliser ces langages (unité de démarche de pensée, prévision des tests dès la conception),

* à terme, d'ouvrir la voie aux outils analogiques de description matérielle en cours de réalisation (exemple : outils Motorola).

Les pré-requis nécessaires à une bonne assimilation de ces outils numériques de description matérielle (de type VHDL) sont peu nombreux :

- fonctions logiques élémentaires,

- pratique élémentaire de l'ordinateur (répertoires,...),

- structures informatiques élémentaires (types, variables,...); ce dernier point n'est pas indispensable car il peut être abordé en même temps que le langage lui-même.

Plutôt qu'une séparation analogique/numérique, il apparaît préférable de créer 2 modules au sein de la ligne «IAO pour le GEII» :

- un module simulation (analogique + numérique),

- un module synthèse (analogique + numérique).

Présentations d'expériences d'enseignement utilisant des outils mathématiques

1) Enseignement de l'algèbre linéaire à l'aide de Matlab (J.P. Bécar, Valenciennes).

2) Illustrations de cours et travaux dirigés à l'aide de Maple (P. Osadchy, Nantes).

3) TP d'analyse à l'aide de Maple (J.P. Rineau, Angers).

4) TP de mathématiques appliquées au GEII à l'aide de Matlab (L. Oukhellou, Créteil).

5) Exemples d'application de Matcad dans le GEII (J. Duplaix, Toulon).

6) Enseignement des statistiques et des probabilités à l'aide de Statlab (J.P. Bécar, Valenciennes).

Exemples de prix :

Maple : 500 F TTC/version 4 étudiants - 7.000 F/version 4pro pour 10 postes.

Statlab : environ 7.200 F TTC pour 10 postes.

Présentations d'expériences d'utilisation d'outils de description matérielle (électronique numérique)

1) TP d'électronique numérique avec Abel-HDL et Synario (M. Blasquez, Bordeaux).

2) TD/TP d'électronique numérique avec Abel-HDL (P. Bunel, Créteil).

3) Enseignement et utilisation de VHDL : CM, TD, TP, projet (S. Pezeril, Angers).

4) Enseignement et utilisation de VHDL à Nice : TD, TP, TR (F. Boeri, C. Pin).

Exemples de prix :

Logiciel Warp 5 (Cypress) : 1.200 F par poste avec câble (pas de clé)

Composant CY372 : 50 F pièce

Membres du groupe de préparation :

J.P. Bécar (Valenciennes), M. Deblock (Lille), J.P. Le Normand (Hagueneau), P. Osadchy (Nantes), L. Oukhellou (Créteil), C. Petit (Longwy), J.P. Rineau (Angers), N. Verdier (Cachan 1).

Nous tenons à remercier tous les collègues ayant accepté de présenter leurs expériences d'enseignement ainsi que M. Christophol, J. Duplaix, C. Ille, J-P. Jacq, J-P. Keradec, M. Pariente, P. Variot, S. Verhe, et tous les participants à cette commission.

Actes du colloque de Nice - 9 au 11 juin 1999

Commission Informatique industrielle

1 - OBJECTIFS DE LA SESSION.

Durant les mois qui ont précédé le colloque national, trois commissions se sont réunies régulièrement pour refondre le programme pédagogique national :

- La commission A2i (Automatismes et Informatique Industriels),
- La commission automatique,
- La commission réseaux.

Les dernières réunions de ces commissions ont été faites en commun, de façon à harmoniser les travaux des trois commissions. Le but de la session Informatique Industrielle du colloque était d'établir un programme découpé en modules capitalisables en tenant compte des travaux de ces trois commissions et du cadre imposé par le découpage en unités d'enseignement.

Après une présentation de leurs travaux par les différentes commissions, une discussion a suivi sur le contenu pédagogique de ces programmes ainsi que sur leur découpage en modules.

2 - PRÉSENTATION DES PROGRAMMES.

Les travaux des trois commissions ont été validés par les participants à la session qui ont cependant soulevé deux objections :

1 - Les automaticiens proposent que les systèmes échantillonnés ne soient vus qu'en option Automatismes et Systèmes. Ne faudrait-il pas que tout le monde les étudie ?

Compte tenu du fait que l'échantillonnage est déjà vu en électronique, peut-être les étudiants pourraient-ils recevoir une initiation à la commande par ordinateur. Ceci obligerait la commission électronique à faire passer dans le tronc commun l'étude de l'échantillonnage, qui n'apparaît pour l'instant que dans l'option Electronique.

Le problème soulevé est d'ailleurs plus vaste : certaines parties du programme sont redondantes. Par exemple, les

systèmes du premier et du second ordre sont vus en mathématiques, en électronique, en automatique... Ne pourrait-on pas regrouper ces différentes études dans un unique module ?

2 - La commission A2I propose dans son programme une partie intitulée « informatique industrielle avancée » qui propose une initiation des étudiants à des concepts émergents. Compte tenu du temps imparti, ça ne peut être en effet qu'une initiation. Aussi, cela vaut-il vraiment la peine de le faire apparaître dans le programme ? Cependant le programme va rester figé pendant plusieurs années. Il ne faut donc pas trop le restreindre. De plus, ce pourrait être une incitation pour les enseignants à s'ouvrir à de nouvelles théories.

A ce sujet a été évoquée la possibilité de créer une équipe qui serait chargée de faire de la veille technologique dans ce domaine en perpétuelle évolution.

3 - DISCUSSION.

La discussion a porté principalement sur le découpage en modules. Ce découpage devrait être effectué en tenant compte de plusieurs contraintes :

- Ces modules doivent être utilisés pour la formation continue, d'où l'obligation de leur attribuer des volumes horaires.
- Il serait bon de faire des modules d'environ 58 h, de façon à dégager un module d'option. Cette contrainte s'avère très difficile à respecter. En effet, en option on n'étudie pas forcément des matières supplémentaires. Il s'agit souvent d'un approfondissement des matières étudiées en tronc commun. De plus, imposer que les modules soient tous dotés d'un volume horaire identique peut être en contradiction avec les exigences pédagogiques. Il vaudrait mieux pouvoir définir les modules sur des critères strictement pédagogiques et leur attribuer des volumes horaires en conséquence.

La nécessité de concilier les contraintes horaires avec les objectifs pédagogiques des trois commissions a soulevé le problème de l'importance relative en

volume horaire de l'automatique (systèmes asservis) et de l'A2i.

Une constatation s'impose : l'A2i est de plus en plus à l'étroit dans son volume horaire, du fait de l'apparition de nouvelles technologies que nos étudiants ne peuvent pas ignorer (composants programmables, par exemple). Sans compter que la demande des industriels (pour les stages et les embauches) est très importante dans ce domaine.

Parallèlement, l'étude des systèmes asservis est extrêmement formatrice pour les étudiants. Une enquête auprès des industriels montre qu'ils sont peu demandeurs de connaissances dans ce domaine : 95 % n'utilisent pour développer leurs systèmes de régulation ni méthodes ni outils de CAO. Les 5 % qui restent confient ce type d'études plutôt à des diplômés à bac +5 qu'à des bac +2.

Cependant, le travail de modélisation et d'abstraction auquel cette matière oblige nos étudiants leur est indispensable, d'autant que la capacité à l'abstraction est souvent ce qui leur manque le plus.

La discussion a également porté sur l'opportunité de remplacer le titre « Automatismes et systèmes » par « Automatique ». Tout le monde ne semble pas d'accord sur la signification de ces vocables. Le terme « automatique » ne désigne-t-il que l'étude des systèmes asservis, ou englobe-t-il les systèmes à événements discrets ? De même, l'expression « Automatismes et systèmes » ne désigne-t-elle que l'étude des systèmes à événements discrets, ou englobe-t-elle les systèmes continus ?

Ce désaccord sur le vocabulaire recouvre peut-être un désaccord sur la définition de l'option Automatismes et systèmes. Certains automaticiens semblent penser que l'option A & S correspond exclusivement à un approfondissement de l'étude des systèmes asservis. Or, de l'avis de la majorité des participants, les systèmes à événements discrets ainsi que les différentes technologies permettant de mettre en œuvre aussi bien l'une que l'autre théorie méritent également un approfondissement dans le cadre de cette option.

Actes du colloque de Nice - 9 au 11 juin 1999

Commission intitulée ECTS (European Credit Transfert System)

& modularisation du Programme Pédagogique National de GEii

PRÉAMBULE

Lors de discussions préparatoires au colloque, il avait été convenu que cette commission devait avoir une base de discussions plus large orientée sur la modularisation plutôt que sur l'ECTS qui en est un des domaines d'application. Le titre ayant subsisté, une part des discussions a été réservée à l'ECTS.

ASPECT ECTS :

La rédaction des règles de l'ECTS, rappelées en commission sort du cadre de ce rapport (voir CR du colloque de ROUEN en 1996) mais pourra faire l'objet d'un article dans GESI si l'intérêt s'en fait sentir.

1/ Résultats d'une enquête..inexploitable !

- Une enquête préalable au colloque a montré le désintéressement des départements vis-à-vis de l'ECTS sachant qu'il faut tenir compte d'un envoi tardif de l'enquête (début mai 99) :
(10 réponses sur 54 départements).
- Aucune convention ECTS n'a été passée en GEii mais la volonté de passer des conventions existe !
- Un catalogue de modules ECTS existe dans 6 départements.

2/ Que penser de l'ECTS aujourd'hui ?

Plusieurs collègues, enseignant les langues et généralement chargés des relations internationales, ont assisté à la commission, spécialement pour l'ECTS dont on peut dresser le constat suivant :

constat :

La première commission ECTS a eu lieu au colloque pédagogique de ROUEN (1996); un certain enthousiasme nous avait alors fait envisager une dynamique favorable au parcours européen des étudiants... démenti 3 ans plus tard

- La règle européenne de l'ECTS qui consiste à découper une année en 60 crédits a conduit à deux pratiques :
- Découpage de l'ensemble du programme en 120 crédits sur deux ans, pratique officielle souvent imposée par l'université.

- Etablissement d'un catalogue de modules intéressants (correspondant à la spécialité du département) dotés d'un nombre de crédits attractifs pour un étudiant étranger ; toutes les matières n'apparaissent pas forcément au catalogue.

- La règle 'une année = 60 crédits' devra cependant être respectée lors de l'établissement d'un contrat ECTS (contrat tripartite Etudiant -Université d'origine -Université d'accueil).

La deuxième solution proposée notamment à l'IUT de Grenoble et présentée en commission par M. VERGNOLLE, est, de fait, la seule susceptible d'intéresser un étudiant cherchant un parcours européen.

D'autres raisons expliquent clairement l'échec de l'ECTS :

- L'absence de supports financiers spécifiques à l'ECTS dans l'ensemble des programmes européens SOCRATES.
- Le manque de lisibilité du système diplômant qui ne fait pas clairement apparaître l'équivalence des diplômes.
- La difficulté d'insérer un étudiant dans le cursus 'formation initiale' où l'enseignement par modules n'existe pas ...encore.

En conclusion :

L'ECTS reste une pratique peu usitée (en IUT) malgré le volume important d'étudiants effectuant un cursus d'études en Europe (stage de fin d'études ou études post DUT), notamment en département GEii.

Au-delà de l'ECTS, il serait intéressant de réaliser un document de synthèse sur les relations internationales des départements GEii (partenaires, statistiques des stages et des poursuites d'étude à l'étranger, aspects financiers, etc..).

L'ECTS implique un découpage en modules du PPN.

Ce travail a été initié par la commission 'Validation d'Acquis Professionnels' qui a présenté à plusieurs reprises ses travaux à l'assemblée des chefs de département et à la CPN ; la commission a fait le point sur ce travail.

Travaux de la commission de NICE :

- 1/ *Présentation de l'état des lieux sur la modularisation (M. GAUCH).*
- 2/ *Analyse de la carte des modules proposés.*

1. LE POINT SUR LE DÉCOUPAGE EN MODULES :

1.1 Bref historique :

a/ *Les 13 Unités de Valeur du PPN GEii 93 :*

Le Programme Pédagogique National de GEii de 1993 découpe le programme GEii en 13 unités de valeur (UV) ; le DUT GEii par Enseignement A Distance & Regroupements (proposés à Brest, Cachan, Lille, Nancy, Nantes et Marseille) fonctionne par capitalisation de ces UV depuis 1990, de même que la plupart des DUT GEii en formation continue.

b/ *La commission VAP :*

Depuis deux ans, une commission 'Validation d'Acquis Professionnels' (VAP) [composée des collègues suivants : (Michel GAUCH (Marseille), Jean-Claude DUEZ (Ville d'Avray), Paul DELECROIX (Lille), Joëlle GAILLARD (Créteil), Rémi GOURDON (Nantes), Georges MICHAILESCO (Cachan), Michel LEFEBVRE (Cachan), Philippe PERROT (Longwy), et Michel VERGNOLLE (Grenoble)] s'est donnée pour mission de réfléchir à une harmonisation des pratiques de validation des acquis professionnels ou de formation, travaillant conjointement avec la commission Electronique, le premier travail de la commission a été de réaliser un découpage du PPN en modules (nouvelle appellation des UV) et de proposer un modèle d'écriture de ces modules en termes d'objectifs professionnels, les premiers modules traités ont été ceux du programme d'Electronique.

c/ *La VAP en IUT :*

En 98, l'ADIUT a mis en place un comité de pilotage sur la VAP afin d'obtenir un système lisible, simple, homogène, national, d'architecture identique quelles que soient les spécialités et de définir les modules en termes d'objectifs professionnels.

Actes du colloque de Nice - 9 au 11 juin 1999

d/ La commission ELECTRONIQUE :
Belfort, Sadeck BOCUS
Nice, Claude IOZZIA

Créée à l'issue du colloque GEii de ROUEN, la commission ELECTRONIQUE (resp. GILLES-Cachan I, G. MICHAILESCO-Cachan I, M. GAUCH-Marseille, C. JAOUEN-Brest, P. JOUBERT-Lannion, LAMALLE-Le Creusot, F. ROBERT-Valenciennes, J. CHILO-Grenoble, A. VANOVERSCHELDE-Lille, GEii Belfort) a travaillé sur :

- les contenus d'un programme actualisé couvrant l'électronique analogique et numérique
- une nouvelle présentation du programme d'Electronique en termes d'objectifs professionnels.

La réflexion sur les contenus a naturellement franchi les frontières des matières électricité, physique et automatique ; les travaux de la commission ont été régulièrement présentés lors des assemblées de chefs de département et ont donné lieu à une première version de programme provisoire présentée à la CPN lors du colloque de NANTES (98).

- Le découpage en modules, présentés sous forme d'objectifs professionnels, a alors été entériné par la CPN et l'assemblée des chefs de département et étendu aux autres disciplines du PPN GEii.

e/ Les commissions A2I et EEP :

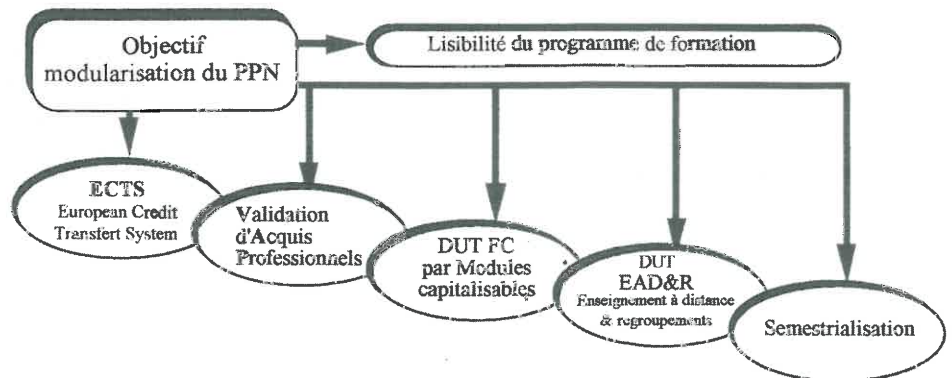
A l'issue du colloque de NANTES ont été mises en place les commissions de réflexion :

- sur les programmes d'Automatique d'Informatique Industrielle et (commission A2I resp. J. LE GUEN).
- Sur le programme Réseaux Locaux Industriels (commission RLI resp. E. BAJIC).
- Sur le programme 'Electrotechnique, Electronique de Puissance' (commission EEP resp. FERRIEUX).

Une réunion commune des commissions EN et EEP a permis d'arrêter les modules concernant l'Electricité, l'électrotechnique et l'électronique.

1.2 Les avantages du découpage en modules :

- Au-delà d'une meilleure lisibilité du programme pédagogique, la modularisation des enseignements de notre PPN vise divers objectifs qui ont pour dénominateurs communs :
- La possibilité d'offrir des parcours de formation 'sur mesure' en formation initiale et en formation continue.



- La clarification des objectifs professionnels du DUT de Génie Electrique & Informatique Industrielle.

- En formation initiale sont concernés l'ECTS et la semestrialisation (parcours d'adaptation des étudiants de DEUG se réorientant sur l'IUT).

- En formation continue, la déclinaison du PPN en modules à objectifs professionnels :

- Facilite la Validation d'Acquis Professionnels (VAP) ou la Validation d'Acquis de Formation (VAF)
- est indispensable pour la préparation au DUT par EAD&R
- est fort utile pour la préparation au DUT GEii par formation continue de manière générale.

1.3 La taille et la description des modules :

- Le comité de pilotage de l'ADIUT propose un volume horaire de 30 h à 80 h par module, compromis entre l'organisation pédagogique difficile des gros modules et l'émission du programme en modules minuscules.

L'ANNEXE 1 rappelle l'organisation proposée pour un module ainsi qu'un minimum de vocabulaire destiné à en faciliter la rédaction.

- La présentation d'un module ne doit pas dépasser la page (du B.O) ;
- La présentation du PPN sur le serveur électronique peut être déclinée à divers niveaux de précision: De la liste des modules à une description détaillée de chacun d'entre eux.

2. TRAVAIL DE LA COMMISSION :

- La majorité du temps a été consacré à une explication du découpage proposé ;
- La liste des modules a été passée en revue et critiquée sachant que la commission ne pouvait pas prendre de décisions sur certaines disciplines qui

n'avaient pas encore fait l'objet d'une réflexion approfondie des enseignants concernés (principalement dans l'UE FSH).

2.1 UE FSH :

- Les modules d'anglais ont été proposés par une commission restreinte des collègues concernés, pilotée par M. PURDUE (Cachan 2) au cours du colloque ; leur contenu sera précisé ultérieurement.

- Le découpage des mathématiques proposé a été repris par une commission ad hoc qui propose les modules suivants (Créteil le 23 septembre 1999) :

- Module 1 (UE FSH 1A) Fonctions numériques et nombres complexes.
- Module 2 (UE FSH 1A) Algèbre et Géométrie.
- Module 3 (UE Informatique Industrielle) : Calcul matriciel, mathématiques du signal analogique.
- Module 4 (2A) : Probabilités statistiques, Mathématiques du signal numérique.

- Les modules de Physique :

Une réflexion est nécessaire sur le programme de physique dans le cadre de la réécriture du PPN 2000.

Se sont proposés pour animer cette commission :

MAEGHT Francois de Béthune
 LEFEBVRE Michel de Cachan 2
 MEDERIC Pascal de Brest
 TREMOLADA Gérard de Ville d'Avray
 GAILLARD Joëlle de Créteil
 PORCAR Yvette de Belfort

Il est souhaitable d'étoffer la commission pour avoir une représentation de l'ensemble des options du GEii.

- L'enseignement de Culture Communication a été découpé conformément à l'écriture du PPN actuel.

Actes du colloque de Nice - 9 au 11 juin 1999

2.2 Les modules des Unités d'Enseignements GE et A2I (II dans le PPN !) ont été longuement débattus et concertés par les commissions EN, EEP et A2I au cours de l'année 1998.

Seuls quelques aménagements de titre ont été proposés.

2.3 Remarque sur La Compatibilité ElectroMagnétique :

La CEM doit être enseignée dans toutes les options et concerne à la fois les enseignements de physique, Electricité, Electrotechnique et Electronique de puissance; la commission suggère un **commentaire général sur la CEM dans le PPN**, éventuellement détaillé par option, plutôt qu'une répétition du mot CEM dans chacun des titres de modules à option.

La CEM concernant à la fois des aspects théoriques et étant un 'état d'esprit' du concepteur à toutes les étapes du développement de systèmes électroniques, il serait utile de la faire apparaître dans le détail des programmes dans chacune des disciplines concernées 'où l'on en faisait sans le savoir'.

3. CONCLUSIONS GÉNÉRALES :

- 1) La liste des modules conformes au PPN actuel est répertoriée en annexe 2; elle constitue la base d'écriture du PPN 2000.
- 2) L'ensemble des participants trouve insuffisant le volume global accordé à l'A2I.
- 3) La proposition de la commission 'Pédagogie par projets' consistant à créer une ligne spécifique dans les UE GE et II n'a pas été discutée; elle n'est pas encore été entérinée par la CPN GEii-GTR.
- 4) **Le PPN 2000 doit clairement affirmer la spécificité de formation professionnalisante du DIIT Génie Electrique & II;** pour ce faire la **rédaction des modules doit se faire suivant le modèle proposé par la commission Electronique (ANNEXE 1)** qui a été validé par l'assemblée des chefs de départements et approuvé par la CPN.
- 5) Un certain sentiment d'avoir perdu son temps dans cette commission compte tenu de la perturbation causée par les 2 assemblées qui a vidé la commission de la moitié de ses participants et de la remise en cause du découpage par les diverses commissions parallèles.
- 6) La commission VAP a-t-elle encore un rôle à jouer dans le contexte actuel sinon de veiller à la conformité de

l'écriture des modules en termes d'objectifs professionnels ? tâche qui relève plus de la CPN ou de l'assemblée des chefs de département que du groupe de collègues qui ont initié le découpage.

Au-delà de la richesse des échanges pédagogiques qui caractérisent nos colloques GEii, nous félicitons chaleureusement nos collègues niçois pour la chaleur de leur accueil, l'organisation sans failles du Colloque et la qualité des expositions culturelle et scientifique.

ANNEXE 1

DESCRIPTION D'UN MODULE

- **OBJECTIFS PROFESSIONNELS** (généraux et opérationnels) décrit en termes de :
Savoirs, Savoirs faire et savoir-être *
- **PREREQUIS** et liaison avec les autres modules du DUT
- **PROGRAMME**
- décrit en termes de : **Savoirs & Savoirs faire** à divers niveaux*;
Informer
Communiquer
Maîtriser
Développer
Produire
....
- Décliné à divers niveaux de précision (permettant d'aller d'une vue globale vers une description détaillée)
- **COMMENTAIRES PEDAGOGIQUES**
- Partition Cours TD-TP-Projets.
Recommandations sur
- le déroulement chronologique
- l'approche pédagogique
- L'apport de la simulation et les outils de CAO utiles (éventuellement).
- Suggestion de systèmes ou d'applications à développer.
- Bibliographie.

* Aide au repérage du savoir-faire :
confronter le compte rendu de la commission ELECTRONIQUE du 16 /01/98.

ANNEXE 2

ACTUALITÉ DES MODULES (au 28 septembre 1999)

*Les horaires impartis à chaque module ne sont pas indiqués; la création des modules Etudes et Réalisations les remettant en cause.
La présentation en tableau n'a pas été réalisée pour faciliter la transmission par le réseau.*

Première Année

Unité FSH

Mathématiques :

M1 : Fonctions numériques et nombres complexes.

M2 : Algèbre et Géométrie.

Anglais :

An1.. : Compétences de base.

An2.. : Initiation à l'anglais scientifique et technique..

Culture communication :

CCI : Analyse, synthèse et recherche documentaire.

Physique :

PI : Physique pour le Génie Electrique.

UE2 Unité GE

Electricité et electrotechnique :

EL11 : Outils pour les signaux et circuits électriques.

EL12 : Outils pour les systèmes électriques.

EL13 : Electrotechnique et électronique de puissance.

Electronique :

EN11 : Fonctions élémentaires de l'électronique.

EN12 : Composants et circuits intégrés de base.

EN13 : Génération et filtrage de signaux.

ER11 : Etudes et réalisations du GE (non entériné par la CPN).

UE Unité II

Informatique Industrielle :

A2I 11 : Traitement câblé.

A2I 12 : Langage de description du matériel et introduction aux processeurs.

A2I 13 : Langages et méthodologie.

A2I 14 : Outils de modélisation, de simulation et de CAO.

Mathématiques :

- *Module 3 : Calcul matriciel, mathématiques du signal analogique.*

Etudes et réalisations de l'II :

ER12 : mise en œuvre, choix....

Deuxième Année

Unité FSH

Mathématiques :

- *Module 4 : Probabilités statistiques, Mathématiques du signal numérique.*

Actes du colloque de Nice - 9 au 11 juin 1999

Anglais :

An3.. : Autonomie dans l'anglais courant, scientifique et technique.

Culture communication :

CC2 : Initiation à la vie de l'entreprise et insertion professionnelle.

Physique :

P2 : Physique instrumentale et propagation.

UE2 Unité GE

Electricité et électrotechnique :

EEP21 : Conversion d'énergie.

EEP22 : Machines à courant alternatif et variation de vitesse.

Electronique :

EN21 : Traitement analogique du signal.

EN22 : Traitement numérique du signal.

UE Unité II :

Informatique Industrielle :

A2I 21 : options EN et EEP :
Systèmes informatisés.

A2I 21 : options RLI et AES :
Systèmes informatisés.

A2I 22 : Automatismes Industriels et Réseaux.

Automatique :

AU21 : Modélisation linéaire.

AU22 : Régulation continue.

UE4 Projets et stage

Projets tutorés : PT

Etudes et réalisations :

ER2 : Gestion et mise en œuvre de projets du GEii.

Stage

Modules d'Options :

option AES :

AU23 : systèmes échantillonnés

A2I 23 : Commandes multitâches, temps réel.

Option EN :

EN23 : Transmissions et Antennes.

EN24 : Systèmes de télécommunications.

Option EEP :

EEP23 : Distribution Electrique.

EEP24 : Electronique de puissance et actionneurs.

Option RLI :

RLI1 : Méthodes et techniques des réseaux de communication.

RLI2 : Réseaux industriels.

Animateurs de la commission :

M.GAUCH, GEii Marseille (CPN);

Rémy GOURDON, chef de département GEii de NANTES;

Marc JOUVET, chef de département GEii de BRIVE;

M. VERGNOLLE, GEii Grenoble (CPN)

Nombre de participants : 40 dont 19 chefs de département à temps partiel (deux assemblées de chefs de département durant le colloque).



Les palmiers sont dans le patio de GEII. Ce jour-là, on pouvait voir la Corse, mais la photo est infidèle.

Quelques photos de l'IUT de Nice



Une photo rare de l'IUT pendant l'hiver 1984 (photo Denis Moussiégt).



Une vue des bâtiments GEII (photo Denis Moussiégt).



La baie des Angès, vue du cap d'Antibes (photo Denis Moussiégt).

Actes du colloque de Nice - 9 au 11 juin 1999

Proposition de programme d'automatisme et informatique industriels

SECTION TRAITEMENT

SOUS-SECTION TRAITEMENTS CÂBLÉS

Objectifs généraux.

- Connaître les fonctions logiques standard combinatoires et séquentielles;
- Connaître les technologies actuelles pour choisir et assembler les composants;
- Maîtriser les méthodes de description des matériels;
- Utiliser les outils d'analyse et de développement associés à ces types de composants.

Contenus des programmes

- Concepts de base
- Les fonctions et leur mise en œuvre

CONCEPTS DE BASE

Objectifs :

L'étudiant doit s'approprier les requis indispensables pour la discipline.

Savoir :

- Algèbre de Boole. théorèmes fondamentaux, fonctions logiques, formes canoniques.
- Table de vérité, tableau de Karnaugh : représentation et simplification des fonctions logiques de base.
- Numération.
- Arithmétique binaire.
- Codage de l'information.
- Machines à état, graphe de transition.

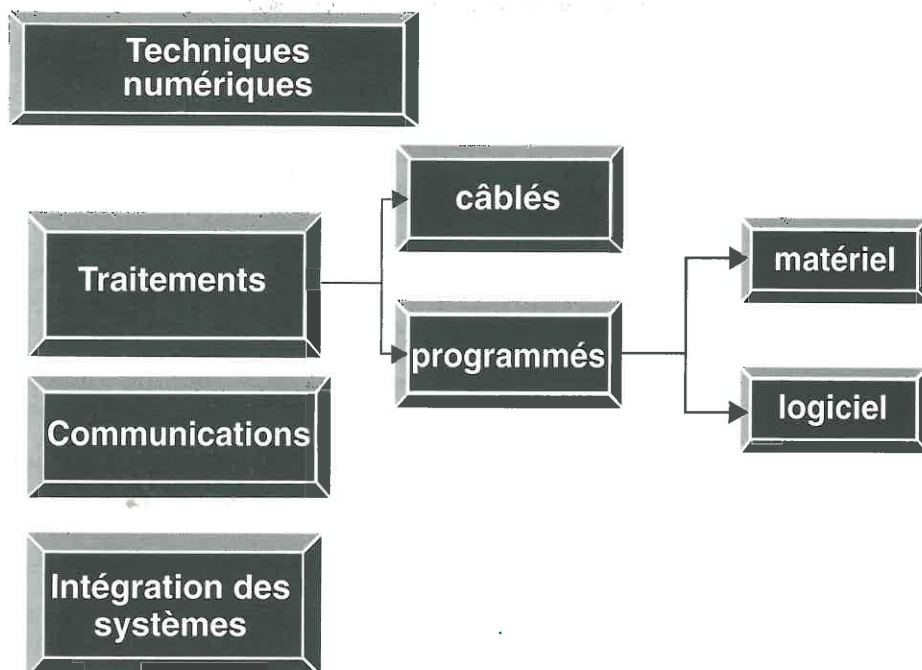
Savoir-faire :

- Analyser, formuler, réduire, traduire sous différentes formes un problème élémentaire de logique.

LES FONCTIONS ET LEUR MISE EN ŒUVRE

Objectifs :

- Exprimer et analyser un cahier des charges en utilisant une méthode de description matérielle et fonctionnelle des systèmes combinatoires et séquentiels.
- Connaître les technologies des composants de base et les composants existants.
- Synthétiser un système combinatoire et séquentiel.
- Choisir une solution en tenant compte des contraintes (environnement, consommation, vitesse, coût, etc..).
- Connaître les fonctions mises en jeu dans les systèmes programmés.



Savoir :

Approche et description matérielle et fonctionnelle :

Des composants standard de logique combinatoire :

- Multiplexeur, démultiplexeur
- Codeur, décodeur, transcodeur
- Autres fonctions (générateur de parité, comparateurs, etc..).

Des composants arithmétique et logique :

- Additionneur, soustracteur.
- Unité arithmétique et logique.
- Autres fonctions (multiplieur, ..).

Des composants séquentiels :

- Mémoires élémentaires (bascules).
- Registres à décalage.
- Compteurs

Des composants programmables :

- Classification des architectures des composants logiques programmables.
- Mémoires mortes et vives.
- Réseaux logiques programmables (pal, GAL, FPGA...)
- Circuits spécifiques (prédi diffusés, précaractérisés)

Technologie des fonctions logiques :

La technologie électronique :

- Conventions utilisées.
- Les composants électroniques fondamentaux en logique (diodes, transistors bipolaires et MOS).
- Matérialisation des fonctions logiques (familles logiques, sorties haute impé-

dance, interface entre familles logiques différentes).

- Technologie des mémoires (ROM, EPROM, EEPROM, FLASH EPROM, RAM, DRAM, etc..).

La technologie électromécanique :

- Conventions utilisées.
- Circuit de commande et circuit de puissance.
- Matérialisation de fonctions logiques.

La technologie pneumatique :

- Conventions utilisées.
- Les vérins.
- Les distributeurs.
- Matérialisation de fonctions logiques.

Outils pour l'analyse et la synthèse :

- Théorèmes fondamentaux, tables de vérité et tableaux de Karnaugh appliqués à la synthèse de systèmes logiques.
- Technique de synthèse des machines à état.
- Langage de description de matériel.
- Utilisation d'une chaîne de développement pour l'analyse, la synthèse, la simulation et la réalisation d'un traitement câblé.
- Appareils et méthodes de mesure ou de test spécifiques aux circuits numériques.

Savoir-faire :

- Utiliser une méthode de spécification (équations, graphes, tables, logigrammes ou langage de description).

Actes du colloque de Nice - 9 au 11 juin 1999

- Choisir et justifier le choix d'une solution technologique.
- Maîtriser une chaîne de développement (spécification, optimisation, simulation, implémentation, vérification).
- Tester et valider une réalisation au moyen d'appareils ou de méthodes de mesure et de test généraux ou spécialisés.

SOUS-SECTION TRAITEMENTS PROGRAMMÉS

PARTIE MATÉRIELLE :

Objectifs généraux.

- Connaître l'architecture interne des processeurs et leur domaine d'application. Connaître les fonctions périphériques de base.
- Être capable de concevoir un système embarqué à base de processeur.
- Choisir une solution parmi les différents matériels existants : μP , μC , carte, bus système, API...
- Intégrer et configurer des systèmes.

1. ARCHITECTURE GÉNÉRALE D'UN SYSTÈME À PROCESSEUR.

Objectifs

- Connaître le fonctionnement interne d'un microprocesseur de base.
- Comprendre le transfert et le traitement des informations de chaque bus.

Savoir

- Notion de bus. Différents types de bus : données, adresses, commande.
- Rôle de l'unité centrale et des différents types de supports mémoire (mémoire centrale vive et morte, mémoires de masse).
- Organisation de l'espace adressable.
- Modèle de programmation d'une architecture (registres, compteur ordinal, pointeur de données, pointeur de pile...).
- Principe de quelques architectures internes et leurs domaines d'application.

Savoir-faire

- Savoir s'adapter à n'importe quel microprocesseur.
- Savoir paginer l'espace d'adresses et contrôler les bus.

Pré-requis

- Composants mémoires de base : RAM et ROM.
- Circuits d'interface d'entrée/sortie.
- Logique combinatoire et séquentielle.

2. ENTRÉES/SORTIES ET PÉRIPHÉRIQUES STANDARDS.

Objectifs

- Connaître les principes d'analyse et d'utilisation d'un périphérique quelconque.

Savoir

- Contrôle des entrées/sorties parallèles.
- Contrôle des entrées/sorties séries synchrones et asynchrones.

- Contrôle des périphériques de gestion du temps et des événements.
- Contrôle des interruptions.
- Contrôle d'entrées/sorties analogiques (CAN, CNA, MLI) mise en œuvre.
- Chien de garde.
- PWM.
- Contrôle de sécurité (chien de garde, superviseur..).
- Principe d'accès à la mémoire.

Savoir-faire

- Savoir connecter et mettre en œuvre des périphériques avec une structure à processeur.
- Analyser la nature des pré-actionneurs et des actionneurs : électriques, hydrauliques, pneumatiques.
- Analyser la nature des capteurs ainsi que les contraintes sur les grandeurs physiques à acquérir : tout ou rien, analogiques, comptage.
- Savoir adapter des capteurs et des actionneurs aux entrées/sorties du système.

Pré-requis

- Conditionnement des grandeurs d'entrée/sortie.
- Convertisseur analogique numérique et convertisseur numérique analogique : principe de fonctionnement.

3. PRÉSENTATION DES DIFFÉRENTS SYSTÈMES À PROCESSEUR.

Objectifs

- Faire comprendre qu'un même problème peut être résolu par différentes solutions techniques et que le choix final peut être fait sur des critères autres que techniques (économiques, culture de l'entreprise...).

Savoir

- Structure générale des différents systèmes à traitement programmé (μP , μC , micro-ordinateur, cartes, bus système, API).
- Périphériques (clavier, afficheur, écran, souris, mémoires de masse, imprimante).
- Les entrées/sorties « intelligentes » (acquisition, actionneurs, régulation, contrôle d'axe ...).
- Evaluation du coût des différents systèmes (équipement, étude, logiciel).

Savoir-faire

- Savoir choisir le système en fonction du cahier des charges et le mettre en œuvre :

Analyse du besoin.

- Analyser le besoin en entrées/sorties.
- Analyser le besoin en Interface Homme Machine : IHM.
- Analyser le besoin en communication et réseaux.
- Analyser les contraintes technico-économiques

Choix des solutions.

Choisir une solution de contrôle commande pour chaque sous système.

- Câblée à microprocesseur ou microcontrôleur.
- Micro ordinateur.
- Automate programmable simple ou modulaire.
- Entrées sorties déportées.
- Automate à plusieurs processeurs.

Développement, Test.

- Développer, tester et mettre en œuvre le matériel
- Câbler le système de contrôle commande.
- Câbler les entrées sorties.
- Interfacer et configurer.
- Tester chaque sous système.
- Définir les procédures de test de chaque sous système.
- Tester et valider les contraintes temporelles avec le logiciel.

PARTIE LOGICIELLE :

Contenu

- Algorithmique de base.
- Méthodologie de développement d'une application.
- Processeur et chaîne de développement.
- Gestion des entrées-sorties.
- Les langages des automatismes industriels.
- Langages et rubriques en émergence (objet).
- Systèmes multitâches et commande temps réel.

Algorithmique de base

Objectifs :

- Développer une pensée algorithmique.
- Maîtriser les formes algorithmiques de base.
- Faire les choix pertinents de type et classe de variables.

Savoir :

- Programme (jeu d'instructions, mots d'un langage).
- Les différents types de variables, tailles et localisations.
- Formes algorithmiques (mise en œuvre sur un langage évolué type C).
- Mettre en œuvre des appels de fonctions.

Savoir faire :

- Savoir décrire une solution algorithmique cohérente.
- Savoir traduire une forme algorithmique en langage évolué à saisie textuelle.

Méthodologie de développement d'une application

Objectifs :

- Sensibiliser les étudiants à la nécessité d'appliquer une méthode de développement.

Savoir :

- Décomposition d'une application.
- Hérarchie de programme.
- Analyse et contraintes d'une application.
- Utilisation d'une méthode de développement.

Actes du colloque de Nice - 9 au 11 juin 1999

Savoir-faire :

- Utiliser une méthode de développement.
- Décomposer une application en sous système.
- Procéder à l'analyse et développement de chaque système.
- Procéder à l'analyse et développement de chaque sous système.
- Réaliser les tests unitaires.
- Intégrer les systèmes.
- Procéder à la réception finale.
- Rédiger un dossier technique.

Processeur et chaîne de développement

Objectifs :

- Maîtriser une cible (jeu d'instructions, modes d'adressage).
- Maîtriser une chaîne de développement avec usage de l'éditeur de liens.
- Mettre en œuvre des sous programmes.

Savoir :

- Modèle de programmation et jeu d'instructions associés.
- Modes d'adressage.
- Rédiger en assembleur les formes algorithmiques de base.
- Utiliser une chaîne de développement.
- Identifier les divers fichiers générés.
- Paramétrer l'éditeur de liens (en fonction de la cible).
- Passage de paramètres et retours des sous programmes.
- Analyser un programme généré par un compilateur.

Savoir-faire :

- Rédiger un morceau de programme assembleur en tant que fonction d'un programme C.

Geston des entrées - sorties

Objectifs :

- Rédiger des programmes d'initialisation et d'exploitation des principaux périphériques d'entrées sorties.
- Sensibiliser les étudiants aux contraintes temporelles.

Savoir :

- Gérer les entrées - sorties en tout en rien.
- Gérer les entrées - sorties séries.
- Gérer les circuits de gestion du temps.
- Gérer les entrées- sorties analogiques.
- Les interruptions.

Savoir-faire :

- Concevoir et analyser un programme de gestion de périphériques classiques.
- Sélectionner les entrées par scrutation ou par interruption.
- Apprécier les capacités de traitement temps réel d'un programme.
- Optimiser la rédaction d'un programme vis-à-vis des contraintes de volume de codes et de vitesse d'exécution.

Les langages des automatismes industriels

Objectifs :

- Maîtriser les bases de 5 langages normalisés de la norme IEC 61131-3 utilisé dans la programmation des API.

Savoir :

- Les différents langages : structuré, grafcet, contact, boîtes fonctionnelles, assembleur automate.

Savoir-faire :

- Analyser un cahier des charges.
- Choisir un langage de description.
- Maîtriser l'utilisation d'un atelier de développement.
- Implanter et valider un programme sur API.

Les langages et rubriques en émergence

- Langage objet

Objectifs :

- Introduire le concept d'objet.
- Utiliser un environnement de développement graphique.
- Utiliser des composants logiciels.

Savoir :

- Classes et objets.
- Notion de méthodes.
- Portée des variables.
- Notion d'héritage et de hiérarchie de classes.

Savoir-faire :

- Analyser et comprendre une approche objet.
- Utiliser et assembler des composants logiciels.
- Maîtriser en environnement de développement.
 - Logique floue.
 - Réseaux de neurones.

Systèmes multitâches et commande temps réel

Objectifs :

- Permettre à l'étudiant de s'approprier le vocabulaire de base utilisé dans les systèmes multitâches.
- Utiliser un exécutif multitâche.
- Adapter une solution aux contraintes de temps.

Savoir :

- Systèmes multitâches
 - Décomposer un problème en tâches.
 - Etats d'une tâche, création de tâches.
 - Synchroniser des tâches, communication entre tâches.
 - Gestion de l'exclusion mutuelle.
- Commande temps réel
 - Analyse et mise en évidence des contraintes de temps.
 - Traitement adapté à la commande (besoin d'un DSP...).

Savoir-faire :

- Maîtriser un environnement de développement multitâche.
- Développer une application à partir d'un exécutif multitâche.

- Utiliser un processeur adapté à la commande temps réel pour les systèmes échantillonnés : filtres numériques, régulateurs.

SECTION COMMUNICATION INDUSTRIELLE (tronc commun)

Objectifs :

- Apporter une compétence partielle mais significative sur les notions, méthodes, normes de la communication industrielle.
- Mettre en œuvre des produits représentatifs du marché industriel.

Savoir :

- Etude des liaisons séries et parallèles.
- Normes et standards de connexion : RS 232, RS 485, Centronix (signaux, brochage, normalisation).
- Protocoles associés : Xon-Xoff, RTS-CTS, Ack-Nack.
- Analyse détaillé d'un protocole série et parallèle.
- Bus d'instrumentation série et parallèle.
- Etude et mise en œuvre d'un outil de supervision industrielle LABVIEW, InTOUCH, PCVIEW...

Savoir-faire :

- Maîtriser et mettre en œuvre
 - Les mécanismes de communication série et parallèle.
 - Les normes de connectique.
- Comprendre une architecture matérielle et fonctionnelle de communication industrielle.
- Comprendre et exploiter un système de supervision industrielle.

SECTION INTEGRATION DES SYSTEMES

Objectifs :

- Permettre à l'étudiant d'appréhender une application dans sa globalité (environnement, aspects matériel et logiciel).

Savoir :

- Analyse du processus à piloter et cahier des charges.
 - Les composantes du projet.
 - Les modes de marche et d'arrêt.
- Hiérarchie de commande d'un automatisme.
- Interface homme machine.

Savoir-faire :

- Maîtriser une méthodologie de développement d'une application.
- Choisir une solution adaptée au problème à traiter.
- Valider le bon fonctionnement d'une application.
- Rédiger un dossier technique.

Compte rendu de l'assemblée des Chefs de Départements GEII à Nice du mercredi 9 juin 1999

L'ordre du jour était le suivant :

- 1/ Licence Professionnelle
- 2/ Programme GEII 2000
- 3/ Divers

En préambule, réponse à la question tant attendue : où irons-nous l'année prochaine ?

Bravo à nos collègues des deux départements GEII de GRENOBLE qui ont relevé le défi et qui nous accueilleront l'année prochaine pour le colloque cru 2000.

1/ LICENCE PROFESSIONNELLE

Beaucoup d'informations orales mais peu d'informations écrites. De l'ADIUT de REIMS, il ressort que le nombre de projets est beaucoup trop important. Il faudrait réduire ce nombre à environ une dizaine de projets.

Deux stratégies se présentent à nous :

- a) chacun travaille dans son coin et présente seul son projet : cette solution ne semble pas être la meilleure, le nombre de projets sera trop important, les projets trop diversifiés et finalement ces licences perdront de leur lisibilité.
- b) on présente une carte de France des licences avec un tronc commun (qui peut être commun à plusieurs départements GEII, GMP, MP, GTR...) et une option professionnelle dans laquelle on trouvera la diversité et qui sera l'adaptation locale.

Cette deuxième solution semble remporter un plus large consensus car d'une part un certain nombre de départements ont déjà travaillé dans ce sens et d'autre part une action globale a plus de chance d'être retenue qu'une action dispersée.

Des propositions d'appellation de cette licence ont été faites :

- Génie Industriel.
- Technologie Industrielle.
- Management Industriel (trop forte connotation tertiaire de l'avis de l'assemblée, peur que l'option soit minimisée).

Les CPN pourraient s'occuper des options et la CCN piloter le projet.

P. MANGEARD présentera le projet à l'ADIUT et à la CPN.

2/ PROGRAMME GEII 2000

Un tour de table fait le point sur l'avancement des travaux des différentes commissions. Une réunion tripartite II, RLI et A2I a permis d'harmoniser les contenus.

Un problème, qui reste à discuter, est celui des TR ou projets. P. MANGEARD a rencontré le président de la CPN, Monsieur DRION et lui a fait part de cette question. Ce dernier lui a

confirmé la possibilité d'introduire dans l'UE4 une ligne projet qui serait la synthèse des apprentissages des autres UE.

Une enquête faite par l'IUT d'Annecy auprès des départements a révélé que les pratiques en ce qui concerne les projets ou TR pouvaient aller de « pas de projet » à « 150 heures ». Un compromis compatible avec les modules capitalisables serait 80 heures coefficient 3. Quelqu'un a fait remarquer pendant la réunion que l'UE3 (2ème année) deviendrait plus théorique et risquerait de poser des problèmes au moment des jurys ! Cette remarque a permis de révéler au cours de la discussion un autre problème qui est celui du balancement théorie/pratique qui n'est pas appliqué de la même façon dans tous les départements. En effet, certains départements ont conservé la pratique utilisée avec l'ancienne grille (pondération 1/3 pour la pratique et 2/3 pour la théorie) d'autres ont utilisé la pondération (1/2 pour la théorie, 1/2 pour la pratique) préconisée oralement avec les nouvelles grilles mais qui n'a jamais été recommandée par écrit.

Il s'avère nécessaire qu'avec les nouvelles « nouvelles grilles » qui seront présentées à la CPN une recommandation à ce sujet apparaisse en clair !

En ce qui concerne la première année, comme l'UE4 n'existe pas, il faut procéder autrement. En fait, la partie TR en première année est différente de celle en deuxième année et nécessite beaucoup plus d'accompagnement et d'apprentissage qu'en deuxième année où les étudiants ont une plus grande autonomie. On pourrait envisager d'ouvrir 2 lignes pour les TR (une dans l'UE2 et une dans l'UE3).

Aucune décision concernant les TR et projets n'est prise à ce jour étant donné que la commission « pédagogie par projets » réfléchit et travaille sur ce sujet pendant le colloque.

3/ QUESTIONS DIVERSES

La prochaine réunion des chefs de département aura lieu le 8 octobre à ANGERS chez notre président.

Une réunion sera fixée en septembre avec les responsables de commissions pour faire le point sur l'avancement de la rédaction des programmes. Une réunion à ANGERS pourraient être programmée le 7 octobre (la veille de la réunion des chefs) pour rédiger le document final à remettre à la CPN.

Le président

P. MANGEARD

La secrétaire

M. HOCHEDÉZ

Réunion exceptionnelle du vendredi 11 juin 1999

Suite à la réunion de la CPN qui venait d'avoir lieu et au cours de laquelle le projet de réintroduction des TR avait été présenté et suite aux débats dans les commissions, Patrice MANGEARD et le bureau ont souhaité réunir de nouveau l'assemblée pour nous demander de nous positionner vis-à-vis des nouvelles grilles proposées, faisant apparaître en clair les projets et anciens TR.

PROPOSITIONS ET POSITION DE LA COMMISSION « PEDAGOGIE PAR PROJETS » LORS DU COLLOQUE

Envisageable pour la première et deuxième année

- *Proposition P1* : on fait une colonne TP/TR en précisant bien les nombres d'heures et les coefficients.
- *Proposition P2* : création d'une ligne dans l'UE2 et d'une autre dans l'UE3 respectivement intitulées « bureau d'étude en Génie Electrique et bureau d'étude en Informatique Industrielle » par exemple.

Uniquement envisageable en deuxième année

- *Proposition P3* : Création d'une ligne dans l'UE4 dont l'intitulé reste à préciser.

Résultats de la concertation

	Première année	Deuxième année
P1	6P, 32C, 9A	4P, 35C, 7A
P2	38P, 0C, 8A	6P, 29C, 11A
P3		37P, 7C, 4A

P : Pour, C : Contre, A : Abstention

La commission « Pédagogie par projets » s'est positionnée pour la proposition P2 en première année et pour la proposition P3 en deuxième année. Ceci lui a servi de base de travail pour la suite du colloque.

Le débat a ensuite porté sur l'intitulé de ces différentes lignes ; les propositions suivantes d'intitulés ont été retenues pour le vote :

- *Intitulé I1* : Travaux de Réalisation
- *Intitulé I2* : Bureau d'études
- *Intitulé I3* : Projets industriels
- *Intitulé I4* : Etudes et réalisations
- *Intitulé I5* : Projets techniques

I1	14P, 18C, 14A
2	11P, 26C, 10A
I3	2P, 37C, 8A
I4	28P, 6C, 13A
I5	12P, 24C, 11A

La proposition d'intitulé «Etudes et Réalisations» est retenue par cette commission.

La commission devait réfléchir aux nombres d'heures et aux coefficients...

POSITION DE LA COMMISSION A2I CONCERNANT L'INTRODUCTION D'UNE LIGNE POUR LES PROJETS DANS L'UE4

37P, 9C, 3A

POSITION DE NOTRE ASSEMBLEE

	Première année	Deuxième année
P1	12P, 26C, SA	10P, 30C, 4A
P2	24P, 6C, 11A	7P, 28C, 8A
P3		26P, 13C, 4A

Notre assemblée a adopté la proposition P2 pour la première année et la proposition P3 en deuxième année confirmant ainsi les votes de la commission « Pédagogie par projets » et de la commission A2I. Un vote a ensuite porté sur la proposition d'intitulé «Etudes et Réalisations» :

36P, 1C, 6A

CONCLUSION

En première année, une ligne ETUDES ET RÉALISATIONS POUR LE GÉNIE ELECTRIQUE sera ouverte dans l'UE2, une ligne ETUDES ET RÉALISATIONS POUR L'INFORMATIQUE INDUSTRIELLE sera ouverte dans l'UE3.

En deuxième année, une ligne ETUDES ET RÉALISATIONS sera inscrite dans l'UE4.

Cette nouvelle grille assortie des heures, coefficients et contenus sera présentée à la CPN du 14 octobre 1999.

Le président,
P. MANGEARD

La secrétaire,
M HOCHEDÉZ

Une expérience scientifique : création du cédérom BEL (Bases de l'Electronique)

par Patrice DARCES, Jacques BEAU, Jacques WEBER - IUT de Cachan

INTRODUCTION

A l'évidence, l'informatique est actuellement une technique étroitement associée à toutes les techniques de la communication. A cet égard, les TIC (Technologies de l'Information et de la Communication) nous offrent à la fois un devoir et une opportunité. Un devoir : c'est proposer à nos étudiants un maximum de ces techniques afin qu'ils puissent, dans le futur immédiat, être opérationnels sur les systèmes qui sont effectivement utilisés par le monde industriel mais aussi, dans un futur plus lointain, avoir la possibilité de se maintenir à un niveau concurrentiel. Une opportunité : c'est disposer de moyens dont la puissance et les possibilités actuelles (nouvelle écriture...) sont en train d'être découvertes. Nous proposons ici la description d'une expérience pédagogique qui, dans le cadre de l'EEA, dans un IUT, effectue cette association.

1. LE PROJET BEL

Définition et objectifs

Le projet BEL (Eléments d'Électronique), consiste à produire un Cédérom destiné aux étudiants d'électronique : BTS, IUT, université et écoles d'ingénieurs. Ce produit n'est pas un « nouveau » cours mais un complément vers lequel les étudiants seront orientés par leurs enseignants. Ainsi, parmi les objectifs pédagogiques de BEL il a été retenu la notion de compromis et celle de liens entre des savoirs. Le premier consiste à amener l'élève à comprendre et à savoir mettre en œuvre les choix d'un électronicien, qu'ils soient purement électroniques (choix de modélisation, compromis vitesse/consommation) ou qu'ils impliquent également des dimensions économiques et sociales (compromis coût/performance). Le second est de permettre à l'élève de comprendre et de savoir mettre en œuvre les liens existants, d'une part, entre les différents domaines de l'électronique (analogique, numérique, hyper, etc.), d'autre part entre l'électronique et d'autres domaines scientifiques (traitement du signal, optoélectronique, informatique, physique).

Les partenaires du projet

Un réseau, sous l'égide du Groupe des Ecoles des Télécommunications, regroupe une dizaine d'établissements d'enseignement supérieur (écoles d'ingénieurs, IUT, universités), le CNED et un industriel. En outre, l'implication de deux éditeurs offrira au cédérom BEL une diffusion qui dépassera largement la seule zone d'influence des établissements engagés dans le projet.

L'équipe à l'IUT de Cachan

Chaque établissement prend en charge une partie du contenu découpé sous forme d'« articles-lien ». La structure du projet dans chaque établissement comprend : un responsable local, une équipe d'experts (enseignants), une équipe d'écrivains-concepteurs (étudiants). A l'IUT de Cachan l'équipe d'experts est composée de 10 enseignants et celle des écrivains concepteurs de 15 étudiants appartenant à deux structures : la deuxième année et la CFTS (DUT en un an). L'IUT a la responsabilité de 17 articles-lien sur un total d'environ 170.

2. LE PROJET PÉDAGOGIQUE À L'IUT DE CACHAN

L'encadrement et l'évaluation

Un des principes directeurs du projet BEL consiste à faire réaliser les articles par les étudiants. En effet, ils sont le plus à même, par leur âge, leur culture et les problèmes qu'ils rencontrent dans l'étude de l'électronique, de mettre en œuvre les concepts, les images, les approches qui doivent le plus efficacement être assimilés, utilisés par les étudiants. De ce fait les étudiants sont plus sous la responsabilité d'un enseignant que sous sa direction. Le travail étant réparti sur plusieurs mois, des études d'évaluations jalonnent le projet : exposés oraux, rédaction des scénarios, productions informatiques. Ces étapes servent à la fois d'évaluation et de recentrage du projet. Il s'en suit, et compte tenu de la structure très industrielle du déroulement, que cette épreuve ne conduit qu'exceptionnellement à des échecs.

Le nombre d'heures-étudiant réservées à ce projet pédagogique est situé entre 180 et 200 heures. En principe, ce temps devrait permettre à l'étudiant de mener à terme la conception scénariale de son article et son informatisation; les corrections et les problèmes liés à l'uniformisation du produit seront effectués par la suite, éventuellement par des stagiaires. Le taux d'encadrement pour ces projets est d'un expert responsable par étudiant auquel sont associés deux autres experts conseillers. Cela conduit à un nombre d'heures-enseignant d'environ 300 heures pour l'ensemble des étudiants, correspondant à un taux d'encadrement de 1/10, très proche de celui des matières pratiques égal à 1/12.

Efficacité pédagogique et finalité des projets

Comme pour les travaux de bureau d'étude, les projets sont des occasions, pour l'étudiant, d'effectuer une intégration de ses connaissances. Il s'agit souvent de travaux demandant un effort de recherche documentaire, de création et de synthèse. En outre, l'aspect réalisation d'un produit fini introduit l'étudiant dans une structure plus proche du monde industriel. Dans ce cas particulier il s'agit effectivement d'un travail industriel avec ses contraintes qui induisent les notions de délais, de coût, de cahier des charges réel, de travail en équipe, notions que nous n'introduisons que difficilement de manière véritablement réaliste dans le cadre des enseignements.

3. CONCEPT PÉDAGOGIQUE

Le concept pédagogique est lié ici, non pas à l'utilisation du cédérom BEL mais à sa réalisation. L'aspect le plus innovant, et sans doute le plus surprenant, réside dans le fait que les étudiants doivent créer un support pédagogique sur des sujets d'électronique qu'en général ils n'ont pas encore abordés. Ce qui semble une gageure est permis par l'aspect informatique du projet.

Il est vrai que pour bon nombre d'étudiants, même ceux qui ne font pas explicitement des études dans ce champ, l'informatique présente un attrait particulier. Que ce soit par les jeux,

la programmation, la culture, et maintenant l'Internet, tous nos étudiants ont été confrontés à l'informatique de manière positive et sans que nous (enseignants) n'en soyons responsables. De ce fait, la résolution d'un problème informatique n'est souvent pas considéré comme une activité scolaire classique; il y demeure une part ludique d'autant plus que l'on manipule des produits fortement graphiques comme les jeux, Internet et les produits hypermédia.

Nous profitons de cet aspect pour faire effectuer, au travers de ce qui apparaît comme un travail informatique, une recherche, une étude, dans un tout autre champ : ici l'EEA. Pour réaliser son projet l'étudiant doit résoudre un certain nombre de problèmes, découvrir un certain nombre de notions, acquérir certaines connaissances. Pour l'aider dans cette démarche il peut utiliser la bibliothèque ou consulter un enseignant. Nous sommes alors bien loin de la structure classique où la matière est transmise de l'enseignant vers l'étudiant mais dans celle où l'enseignant sert de médiateur entre la matière et l'étudiant qui désire l'acquérir. En d'autres termes l'étudiant « ne sait pas » qu'il est en train d'apprendre de l'EEA.

En outre, l'exigence, qu'impose une réalisation informatique solide, impose à l'étudiant d'aborder très en profondeur les notions qu'il doit manipuler : il devient en quelque sorte, le spécialiste de cette question et est reconnu comme tel par les autres étudiants qui vont le consulter dans un réel travail en équipe.

CONCLUSION ET RÉSULTATS

La participation à ce projet revêt, pour l'IUT, deux aspects indissociables : l'étudiant doit effectuer durant le projet un travail utile et le projet dans lequel nous nous sommes engagés doit aboutir pour la date fixée. Pour le premier point, d'une part, l'étudiant a acquis des notions fondamentales d'électronique puisqu'il est capable d'expliquer ces notions et, d'autre part, il a acquis une expérience valorisante dans un domaine en pleine expansion; ce qui peut lui offrir des opportunités de carrière ou de poursuite d'études encore peu répandues. En fait, le second point doit aussi être passé à l'actif de l'étudiant. Il participe effectivement à un projet industriel : le cédérom doit être commercialisé, avec toutes les notions que cela implique. Parmi ces notions, que l'on peut difficilement aborder dans un enseignement classique, il faut citer : la notion impérative de délais, la responsabilité vis-à-vis de l'équipe mais aussi l'utilisation de la puissance de l'équipe, le secret industriel, la recherche de documentation et peut être surtout la confrontation avec l'abord des problèmes nouveaux pour lesquels il n'a reçu aucune formation directe.

Sur les 17 articles-lien proposés par l'IUT de Cachan, 13 ont été réalisés dans le cadre des projets pédagogiques pour un total de 3000 heures-étudiant. Les autres seront achevés dans le cadre des stages de fin d'étude.

IUT de Cachan, GE & II, BP 140, 94234 Cachan Cedex
patrice.darces@iut-cachan.u-psud.fr

Oscillateur sinusoïdal numérique et analogique

03 29 53 60 34

par Patrice NUS, François DEVILLARD, Abdellatif BOURJII, Olivier CASPARY - IUT de Nancy-Brabois

INTRODUCTION

Ces dernières années les domaines d'utilisation des processeurs spécialisés DSP (*Digital Signal Processor*) ou PNS (Processeur Numérique de Signal) se sont multipliés à tel point que ce composant est devenu presque ordinaire dans les applications courantes. Le succès du DSP provient essentiellement de son architecture matérielle (généralement parallèle) qui est optimisée pour réaliser des fonctions numériques nécessitant des tâches de calcul intensives et répétitives. Parmi les nombreuses fonctions numériques réalisables sur DSP, figure celle de l'oscillateur sinusoïdal que nous nous proposons d'étudier ici.

Cet article est constitué de deux parties. La première partie présente l'étude d'un oscillateur sinusoïdal numérique et son implantation sur un DSP, et la seconde l'étude d'un oscillateur analogique dont la structure est issue de l'approche numérique. Cet exemple de réalisation permet de montrer que la méthode généralement utilisée pour concevoir un système numérique, qui repose sur une transposition du domaine analogique vers le numérique, peut être omise. D'autre part, elle peut également être inversée, montrant ainsi que les deux approches restent intimement liées.

1. L'OSCILLATEUR SINUSOÏDAL NUMÉRIQUE

La différence fondamentale entre l'étude de l'oscillateur sinusoïdal analogique et l'oscillateur numérique est qu'il n'existe pas, dans l'approche numérique, de schéma électrique explicite permettant d'analyser son fonctionnement. Tout au plus existe-t-il un schéma de calcul dont l'utilité reste cependant très limitée (voir figure 2). L'étude de l'oscillateur numérique repose par conséquent sur une approche physique et mathématique du problème. Autrement dit, pour réaliser un oscillateur sinusoïdal numérique, il nous faut contrôler un système capable d'osciller (c'est l'aspect physique), et dont la structure se trouve à la limite de la stabilité (aspect mathématique).

Un tel système numérique (c'est également le cas pour l'analogique) est caractérisé par une fonction de transfert du deuxième ordre dont on fixe la position des pôles.

1.1 ÉTUDE DE L'OSCILLATEUR NUMÉRIQUE

L'étude de l'oscillateur numérique se faisant dans le domaine des signaux échantillonnés, l'utilisation de la transformée en Z s'impose. Il est alors simple de donner la fonction de transfert $H(z)$ de notre système du deuxième ordre qui s'écrit par exemple :

$$H(z) = \frac{S(z)}{F(z)} = \frac{1}{1 + b_1 z^{-1} + b_2 z^{-2}} = \frac{z^2}{z^2 + b_1 z + b_2} \quad 1$$

Selon les valeurs numériques imposées aux coefficients b_1 et b_2 de $H(z)$, notre système du second ordre deviendra un filtre ou un oscillateur (en considérant uniquement le domaine à la limite de la stabilité). Dans le cas de l'oscillateur, pour déterminer ces deux coefficients, il nous faut respecter deux conditions (les mêmes que dans l'approche analogique), notamment la condition d'entretien qui impose un module valant 1,0 aux pôles de $H(z)$ et la condition d'oscillation qui fixe la fréquence de l'oscillateur.

1.1.1 Condition d'entretien

Comme précisée ci-dessus, la condition d'entretien est respectée lorsque le module des pôles de $H(z)$ sont égaux à 1,0. Bien évidemment, ces pôles peuvent être réels ou complexes mais

notre intérêt se porte sur le cas complexe qui constitue le mode de fonctionnement de notre oscillateur numérique (voir le paragraphe 1.1.3). Par conséquent, les deux pôles z_1 et z_2 (notés $z_{1,2}$ ci-après) de $H(z)$ calculés à partir de son dénominateur (équation 1), sont deux nombres complexes conjugués :

$$z_{1,2} = -\frac{b_1}{2} \pm j \cdot \frac{1}{2} \cdot \sqrt{4b_2 - b_1^2} \quad 2$$

La condition d'entretien impose un module unitaire aux pôles, soit encore $|z_1| = |z_2| = |z_{1,2}| = 1, 0$, il vient :

$$|z_{1,2}| = \sqrt{\frac{b_1^2}{4} + \frac{4b_2 - b_1^2}{4}} = \sqrt{b_2} = 1 \Rightarrow b_2 = 1 \quad 3$$

Cette dernière équation montre que si le coefficient b_2 est égal à 1, ceci quelle que soit la valeur de b_1 , les pôles de $H(z)$ sont situés sur le cercle unité. Autrement dit, ce système du deuxième ordre est un oscillateur sinusoïdal numérique. Notons, cependant, que la fréquence de l'oscillateur n'est pas connue car elle est fixée par la condition d'oscillation.

1.1.2 Condition d'oscillation

Pour trouver la condition d'oscillation, il suffit de se rappeler qu'un oscillateur numérique ou analogique est un système dont le signal d'entrée est nul (en réalité qui tend vers zéro en analogique comme en numérique) et dont le gain est infini pour une fréquence particulière f_0 qui n'est rien d'autre que la fréquence du signal délivré par l'oscillateur.

Reprenons l'expression de la fonction de transfert :

$$H(z) = \frac{1}{1 + b_1 z^{-1} + b_2 z^{-2}} \quad \text{avec } z = e^{j\omega T} \quad 4$$

où T est la période d'échantillonnage.

En remplaçant z par sa définition et b_2 par la valeur trouvée via la condition d'entretien qui impose un module valant 1,0, l'équation 4 devient :

$$H(e^{j\omega T}) = \frac{1}{1 + b_1 e^{-j\omega T} + e^{-2j\omega T}} \Rightarrow |H(\omega_0)| = \infty \quad 5$$

En utilisant une des caractéristiques de l'oscillateur selon laquelle le gain est infini à une fréquence f_0 ou une pulsation particulière $\omega = \omega_0$, il est simple de trouver l'expression de cette fréquence. D'une manière équivalente, il s'agit de déterminer b_1 lorsque la fréquence est imposée. Pour ce faire, il suffit d'annuler le dénominateur de l'équation 5 il vient :

$$1 + b_1 e^{-j\omega_0 T} + e^{-2j\omega_0 T} = 0 \Leftrightarrow b_1 = -\frac{1 + e^{-2j\omega_0 T}}{e^{-j\omega_0 T}} \quad 6$$

La relation entre la fréquence d'oscillation et le coefficient b_1 peut être à présent établie :

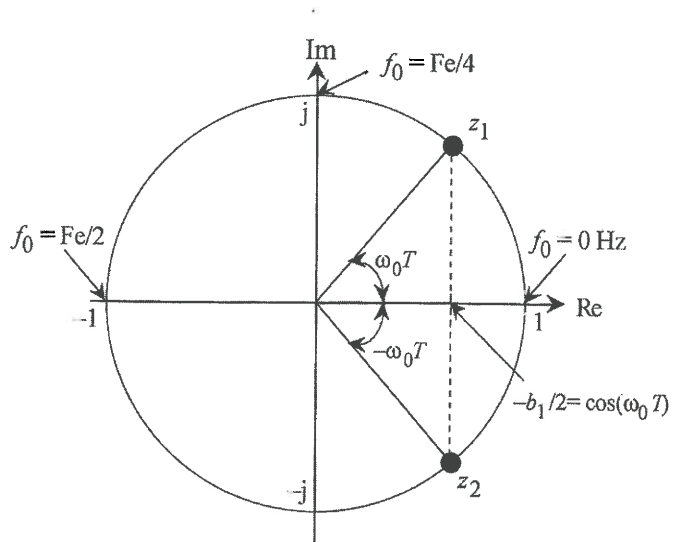
$$b_1 = -2 \cdot \frac{e^{j\omega_0 T} + e^{-j\omega_0 T}}{2} \Leftrightarrow b_1 = -2 \cdot \cos(\omega_0 T) \quad 7$$

Soit, pour une fréquence désirée f_0 ou une pulsation ω_0 :

$$b_1 = -2 \cdot \cos(\omega_0 T) = -2 \cdot \cos(2\pi f_0 T) \quad 8$$

1.1.3 Interprétation géométrique

L'étude précédente permet d'illustrer sur la *figure 1*, le comportement de l'oscillateur numérique sinusoïdal vis-à-vis des pôles de sa fonction de transfert.



(Fe : fréquence d'échantillonnage)

Fig. 1 - Position des pôles de $H(z)$.

Les deux pôles complexes conjugués de $H(z)$ sont situés sur le cercle unité ($b_2 = 1$) à une position déterminée par b_1 qui fixe également la fréquence d'oscillation f_0 . Lorsque la fréquence f_0 évolue entre 0 Hz et la demi-fréquence d'échantillonnage $Fe/2$, les deux pôles se déplacent de +1 à -1 en restant sur le cercle unité. Entre ces deux positions extrêmes, les pôles sont des nombres complexes conjugués. On pourra aussi remarquer que le coefficient b_1 est nul lorsque la fréquence de l'oscillateur est égale à $Fe/4$; le signal de sortie de l'oscillateur est alors un signal carré. Notons également que les pôles sont positionnés sur le cercle unité par le coefficient b_1 dont la valeur est codée avec une précision finie lorsqu'un calculateur numérique est utilisé. Par conséquent, un nombre fini de fréquences entre 0 Hz et $Fe/2$ est possible avec un pas de quantification non linéaire. En effet, il est simple de constater sur la *figure 1*, qu'une variation linéaire (même petite) de b_1 dans les zones proches de +1 et -1 n'entraîne pas la même variation de fréquence lorsque b_1 est proche de zéro. L'équation suivante qui exprime f_0 en fonction du coefficient b_1 , soit :

$$\begin{cases} \alpha = 2 \cdot \cos(\omega_0 T) \\ \alpha = \frac{2 \cdot R_2}{R_1 + R_2} \end{cases} \Leftrightarrow f_0 = \frac{1}{2\pi T} \arccos\left(\frac{R_2}{R_1 + R_2}\right) + \frac{k}{T} \quad 9$$

montre cette non-linéarité. Notons l'absence dans l'équation 9, du terme $2k\pi$ associé à la périodicité de la fonction cosinus, car on ne s'intéresse ici qu'aux fréquences dans la bande de base.

La problématique de la non-linéarité, relative aux erreurs de calcul, est examinée dans le paragraphe 1.2.3.

1.2 IMPLANTATION DE L'OSCILLATEUR SUR DSP

L'implantation de l'oscillateur numérique sur un DSP nécessite de calculer son équation de récurrence. Pour ce faire, reprenons la fonction de transfert $H(z)$ et calculons la transformée $S(z)$ du signal de sortie, il vient :

$$H(z) = \frac{S(z)}{E(z)} = \frac{1}{1 - 2\cos(\omega_0 T)z^{-1} + z^{-2}} \quad 10$$

$$S(z) = E(z) + 2\cos(\omega_0 T)z^{-1}S(z) - z^{-2}S(z)$$

Pour trouver l'équation de récurrence recherchée, il suffit d'appliquer sur $S(z)$ la transformée en Z inverse notée Z^{-1} définie selon :

$$Z^{-1}\{\beta \cdot z^{-k} \cdot V(z)\} = \beta \cdot v(n-k) \quad 11$$

où β est une constante et v une variable. On obtient alors :

$$S(z) = E(z) + 2\cos(\omega_0 T)z^{-1}S(z) - z^{-2}S(z) \quad 12$$

$$\downarrow Z^{-1}$$

$$s(n) = e(n) + 2\cos(\omega_0 T)s(n-1) - s(n-2)$$

Notre système étant un oscillateur, le signal d'entrée $e(n)$ est proche de zéro; on peut même le considérer comme nul sous certaines conditions (voir le paragraphe 1.2.1). Par conséquent, l'équation de récurrence à programmer est la suivante :

$$s(n) = 2\cos(\omega_0 T)s(n-1) - s(n-2) \quad 13$$

Elle permet de calculer l'échantillon courant $s(n)$ de la fonction sinus à partir des deux échantillons précédents $s(n-1)$ et $s(n-2)$ (voir la *figure 3*). L'équation 13 permet également de définir le schéma de calcul illustré sur la *figure 2*.

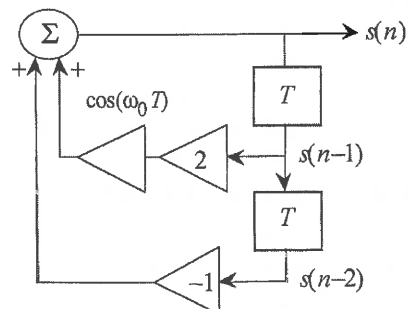


Fig. 2 - Schéma de calcul de l'oscillateur numérique.

Les carrés, utilisés sur cette figure, représentent des retards d'une période d'échantillonnage T et les triangles, des multiplications. Ce schéma, utile dans la phase d'implantation notamment sur un processeur à virgule fixe, montre que l'oscillateur numérique est un système bouclé, purement récursif, dont le signal $e(n)$ d'entrée n'existe pas. Nous verrons dans le paragraphe suivant la signification de $e(n)$.

1.2.1 Démarrage de l'oscillateur : les conditions initiales

Le comportement de l'oscillateur numérique lors de sa phase de démarrage est comparable à celui de l'oscillateur analogique à condition d'utiliser l'équation 12. En effet, cette équation faisant intervenir le signal d'entrée $e(n)$, il suffit de générer un signal d'excitation large bande (signal pseudo-aléatoire) pour que

l'oscillateur numérique démarre. Ce dernier étant finalement un filtre sélectif à Réponse Impulsionnelle Infinie (RII) purement récursif, la composante de fréquence f_0 sera sélectionnée parmi les fréquences du signal d'entrée $e(n)$.

Outre le problème de réalisation d'un tel signal aléatoire, un autre inconvénient de cette approche repose sur l'existence d'une phase transitoire au démarrage. Ce mode de démarrage apparaît alors comme peu efficace contrairement à l'approche proposée par l'équation 13 pour laquelle le signal d'entrée $e(n)$ est nul.

Que signifie cette expression ? L'équation 13 caractérise un fonctionnement de l'oscillateur hors phase transitoire de démarrage, c'est-à-dire dans sa phase de fonctionnement normal. Autrement dit, chaque valeur $s(n-k)$ est un échantillon du signal sinusoïdal. Il suffit alors de forcer à l'instant $n = 0$, des conditions initiales adéquates pour que l'oscillateur démarre directement sur un échantillon de la fonction sinus. Les expressions des valeurs initiales $s(-1)$ et $s(-2)$ sont obtenues simplement en considérant la figure suivante :

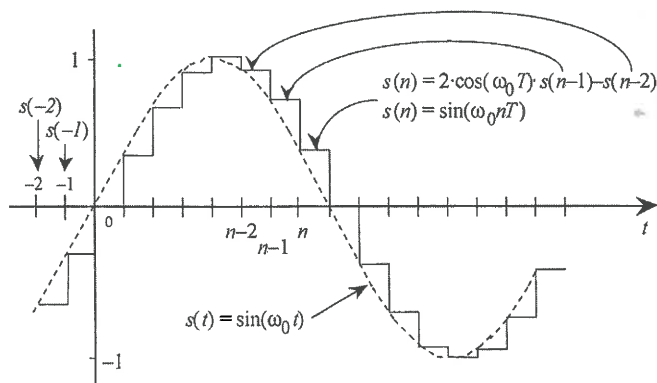


Fig. 3 - Signal sinusoïdal de l'oscillateur numérique.

La figure 3 montre le signal sinusoïdal continu (pointillés) et le même signal échantillonné (marches d'escalier). Il apparaît que pour démarrer l'équation de récurrence à l'instant $t = 0$ ou $n = 0$ afin qu'elle fournisse la valeur $\sin(0)$, il est nécessaire d'imposer les deux conditions précédant l'instant 0, c'est-à-dire aux instants -1 et -2 .

Ces deux valeurs correspondent simplement à la fonction $\sin(\omega_0 t)$ échantillonnée aux instants $-T$ et $-2T$, il vient :

$$\begin{aligned} s(-1) &= \sin(-\omega_0 T) \\ s(-2) &= \sin(-2\omega_0 T) \end{aligned} \quad 14$$

Notons que l'instant initial de démarrage de l'équation de récurrence 13 peut se faire à n'importe quel instant n d'une période du sinus; il suffit pour cela d'introduire un déphasage à l'origine.

Par exemple, un déphasage de $\pi/2$ dans $s(-1)$ et $s(-2)$ tel que :

$$\begin{aligned} s(-1) &= \sin\left(-\omega_0 T + \frac{\pi}{2}\right) = \cos(-\omega_0 T) \\ s(-2) &= \sin\left(-2\omega_0 T + \frac{\pi}{2}\right) = \cos(-2\omega_0 T) \end{aligned} \quad 15$$

permet de réaliser un oscillateur délivrant des valeurs cosinus. À présent, nous allons aborder l'implantation de l'oscillateur numérique sur un calculateur spécialisé.

1.2.2 Implantation sur DSP

Le DSP choisi pour implanter l'oscillateur numérique est le DSP56002 de Motorola. Il s'agit d'un processeur à virgule fixe sur 24 bits au format Q23 [un bit de signe et 23 bits de partie fractionnaire (précision 2^{-23})] et dont l'architecture est du type Harvard parallèle. De plus, l'unité de calcul de ce DSP présente en interne le format [947] sur 56 bits. Il possède également 3 champs de mémoire, dont un noté P, pour y stocker les instructions du programme et deux de données X et Y. Plusieurs interfaces intégrées sont disponibles dans ce processeur spécialisé, en particulier des liaisons série synchrone/asynchrone, un interface hôte/DMA et un temporisateur/compteur (timer). Ce dernier sera utilisé dans notre application pour fournir la période d'échantillonnage T de notre oscillateur.

Structure de la mémoire du processeur

Pour obtenir un programme simple et rapide, il est nécessaire de définir la structure mémoire du processeur la mieux adaptée à l'algorithme. Celle que nous avons choisie est la suivante :



Fig. 4 - Structure de la mémoire du DSP.

Sur le champ de données X, on impose une case de mémoire adressée par le pointeur R0 dans laquelle on stocke la valeur numérique « $\cos(\omega_0 T)$ » qui correspond à $-b_1/2$. Sur le champ de données Y, on réserve deux cases de mémoire successives [notées $s(-1)$ et $s(n-2)$] adressées par le pointeur R4. A l'initialisation, la case notée $s(n-2)$ contient la condition initiale $s(-2)$ laquelle est remplacée par la valeur $s(n-2)$ à l'issue du calcul de l'équation 13 d'une itération n . Après l'exécution de la première itération de l'algorithme, le pointeur R4 se place sur la case de mémoire $s(n-2)$. Les deux labels notés «Coef» et «Sn» de la figure 4 permettent de définir l'adresse de base des deux espaces de mémoire réservés sur les champs X et Y du DSP.

On pourra remarquer que la valeur programmée dans la case de mémoire du champ X vaut $-b_1/2$ et non $-b_1$ [$b_1 = -2 \cdot \cos(\omega_0 T)$]. Il est en effet impossible d'y stocker la valeur de b_1 en particulier lorsque celle-ci est en dehors de la gamme arithmétique $[-1; +1 \cdot 2^{-23}]$ du DSP56002 ($[-1; 0,9999997]$).

A contrario, la valeur $-b_1/2 = \cos(\omega_0 T)$ peut parfaitement y être implanter sauf lorsque $-b_1/2 = 1$, c'est-à-dire pour $\omega_0 = 0$ (la valeur limite positive étant $0,9999997$). Par conséquent, l'opération de multiplication par 2 (voir le schéma de calcul sur la figure 2) est réalisée directement dans le programme dont le listing est donné ci-après.

1	PCTL	equ	X:\$FFFD	; reg. commande PLL
2	BCR	equ	X:\$FFFE	; reg. commande des bus
3	IPR	equ	X:\$FFF	; reg. priorité d'IT
4	TCR	equ	X:\$FFDF	; compteur du timer
5	TCSR	equ	X:\$FFDE	; reg. d'état du timer
6	CNA1	equ	Y:\$FFD0	; convertisseur N/A
7	p	equ	3.14159265	; π
8	f0	equ	100	$f_0 = 100$ Hz
9	T	equ	0.0001	; $T = 0.1$ ms $F_e = 10$ kHz
10		org	X:\$0	; définition du champ X

```

11 Coef   dc      @cos(2*p*f0*T) ; coefficient b1/2
12       org    Y:$0 ; définition du champ Y
13 Sn    ds      2 ; réservation de 2 cases
          ; mémoire
14       org    y:$n ; conditions initiales en
          ; mémoire
15       dc     @sin(-2*p*f0*T) ; s(-1)
16       dc     @sin(-4*p*f0*T) ; s(-2)

17       org    P:$0 ; vecteur d'initialisation IT
18       jmp    deb ; saut au début du programme

19       org    P:$3C ; vecteur d'interruption timer
20       movep X:TCSR,X1 ; lecture reg. d'état du timer
[la ligne 20 peut être remplacée par la ligne 32 (supprimer la ligne 32 dans ce cas)]
21       org    P:$40 ; début du programme
22 deb   movep  #$260004,X:PCTL ; DSP à 20 MHz
23       movep  #0002,X:BCR ; 2 périodes d'attente sur bus
24       move   #Coef,R0 ; init. pointeur R0
25       move   #Sn,R4 ; init. pointeur R4
26       movep  #$03E7,X:TCR ; période d'échantillonnage
27       movep  #$0F,X:TCSR ; config. timer (IT, mode 1,
          ; etc.)
28       movep  #$030000,X:IPR ; config. IT timer (priorité)
29       movec  #$0000,sr ; autorisation IT
30       move   X(R0),X0 Y:(R4)+,Y0 ; cos(ω0T)=X0, s(-1)=Y0
31 acqui  wait   ; attente Interruption Timer
32       mpy   X0,Y0,A Y:(R4),Y1 ; cos(.)s(n-1)=A, s(n-2)=Y1
33       asl   a Y0,Y:(R4) ; 2cos(.)s(n-1)=A, s(n-1)=M
34       sub   Y1,A ; 2Cos(.)s(n-1)-s(n-2)=A
35       rnd   A ; arrondi sur 24 bits de s(n)
36       move  A,Y0 ; s(n) -->A, Y0 -->s(n-1)
37       movep A,Y:CNA1 ; s(n) en sortie du CNA
38       jmp   acqui ; saut attente de l'IT timer
    
```

DESCRIPTION DU PROGRAMME

Les lignes 1 à 9 permettent de définir les constantes du programme, en particulier les adresses des interfaces du DSP utilisées et les constantes associées à l'oscillateur. On trouve ensuite, des lignes 10 à 16, les déclarations permettant de configurer les champs de mémoire X et Y, avec, ligne 11, le coefficient $-b_1/2$ et, lignes 15 et 16, les deux conditions initiales $s(-1)$ et $s(-2)$. Ces trois valeurs sont directement placées dans leur case mémoire respective par l'assembleur. Dans le programme d'un système embarqué, ces valeurs devront être mises en mémoire directement dans le programme principal.

A l'issue de ces déclarations, le vecteur d'initialisation (*RESET*) (ligne 17) est configuré afin d'exécuter le programme de calcul qui commence à l'adresse P:\$40 de la ligne 21. Une deuxième instruction d'initialisation concerne le vecteur d'interruption associé au temporisateur/compteur (*TIMER*). Nous trouvons dans ce vecteur (ligne 20) la lecture du registre d'état du timer et non un saut à un programme d'interruption comme cela se fait ordinairement dans les microprocesseurs. Il s'agit ici d'une interruption dite rapide où une seule instruction est exécutée.

A la ligne 21 commence le programme de l'oscillateur numérique. Ce programme est stocké à partir de l'adresse \$40 du champ P, et débute par une instruction de configuration de l'horloge interne du DSP laquelle est fixée à 20 MHz. On trouve ensuite, ligne 23, l'introduction de deux états d'attente sur la zone de mémoire réservée aux périphériques externes du DSP. Ces deux états d'attente permettent d'assurer la compatibilité entre le convertisseur N/A utilisé et le DSP. Les deux lignes qui

suivent initialisent les deux pointeurs R0 et R4 sur les deux espaces de mémoire utiles «Coef» et «Sn».

Les quatre lignes d'initialisation suivantes sont relatives au temporisateur/compteur et à la gestion de son interruption notée «IT» dans le listing. La ligne 26 impose la valeur \$3E7 au compteur interne du timer afin de fixer une période d'échantillonnage T à 0,1 ms, tandis que la ligne suivante (ligne 27) configure le timer notamment son mode de fonctionnement (mode 1) et l'activation de son interruption. On trouve ensuite (ligne 28) la programmation, du niveau de l'interruption IT qui se fait dans le registre IPR. Quant à la dernière instruction du groupe (ligne 29), elle concerne l'autorisation par le DSP de toutes les interruptions y compris celle du timer.

Les lignes suivantes sont relatives aux calculs de l'équation de récurrence, notamment une première instruction (ligne 30) de préchargement des registres de données X0 et Y0 par le coefficient $-b_1/2$ et $s(-1)$. L'instruction suivante est l'attente d'interruption «*WAIT*» pendant laquelle le processeur se place en mode basse consommation. Dès que l'interruption du timer se produit les calculs de l'équation 13 sont réalisés (lignes 32 à 36), et l'échantillon courant $s(n)$ est injecté sur le convertisseur CNAI en sortie ligne 37. Notons ligne 36 le passage de $s(n)$ dans le registre Y0 qui sera, pour l'itération suivante, $s(n-1)$. La dernière instruction de la ligne 38 est un saut à l'attente de l'interruption du timer.

Un échantillon de la fonction sinus est donc disponible en sortie du convertisseur toutes les périodes $T = 0,1$ ms. En branchant un oscilloscope en sortie du convertisseur numérique analogique, on visualisera le signal sinusoïdal synthétisé.

1.2.3 Les erreurs de calculs

L'implantation de l'oscillateur sur un DSP à virgule fixe et à précision finie conduit inévitablement à l'analyse des erreurs de calculs ne serait-ce que pour s'assurer de son bon fonctionnement à long terme.

Ces erreurs sont de deux natures, on trouve :

- les erreurs provenant de l'arrondi sur le coefficient b_1 (le coefficient b_2 valant 1, il n'y a pas d'erreur dans son codage),
- les erreurs d'arrondi engendrées dans les calculs de l'équation de récurrence (les erreurs d'arrondi sur les deux conditions (équ. 14) initiales sont considérées comme faisant partie de cette dernière catégorie).

Arrondi du coefficient b_1

En règle générale, le coefficient b_1 est calculé en fonction d'une fréquence f_0 désirée. Il s'en suit lors de l'implantation de l'algorithme sur un DSP à virgule fixe, un arrondi ou une troncature de la valeur de b_1 sur N bits ($N = 24$ pour le DSP56002). On introduit alors un biais sur la valeur de b_1 qui se traduit naturellement par un décalage de la fréquence de l'oscillateur. En effet, le terme $\cos(\omega_0 T)$ qui intervient dans le coefficient b_1 est théoriquement compris entre ± 1 alors que la même valeur codée sur un DSP à virgule fixe est telle que :

$$-1 \leq \text{AR}[\cos(\omega_0 T)] \leq 1 - q \quad 16$$

où AR est l'opérateur d'arrondi et q le quantum dont la valeur est égale à $q = 2^{-23}$ pour le DSP56002. Autrement dit, si l'on décrit toute la gamme des fréquences possibles dans la bande de base de notre oscillateur, celles-ci suivent une progression dont la loi (tirée de l'équation 9) est la suivante :

$$f_0 = \frac{\text{Arcos}(1 - i \cdot q)}{2\pi T} \quad \text{avec} \quad \begin{cases} 1 \leq i \leq 2^{24} \\ q = 2^{-23} \end{cases} \quad 17$$

De plus, on peut définir l'erreur maximale $E(i)$, provoquée par la troncature du terme $\cos(\omega_0 T)$, qui correspond à l'écart de fréquence entre deux fréquences élémentaires successives, il vient :

$$E(i) = \frac{\text{Arcos}(1 - i \cdot q) - \text{Arcos}(1 - (i-1) \cdot q)}{2\pi T} \quad 18$$

Cette erreur est maximale lorsque le terme $(1 - i \cdot q)$ est proche de +1 et -1, elle est d'autant plus élevée que la fréquence est proche de 0 Hz et $F_e/2$. L'équation 18 permet également de calculer l'erreur sur chaque valeur de fréquence notamment en basses et hautes fréquences. On pourra ainsi l'utiliser afin de déterminer, en fonction de l'application, la gamme possible d'utilisation en fréquence de l'oscillateur numérique.

Erreurs d'arrondi engendrées dans les calculs

L'analyse détaillée du programme montre que le résultat final de la ligne 35 (noté $s(n)_{24}$ dans l'équation 19) à chaque itération est issu d'un arrondi sur 24 bits (noté AR) du résultat du calcul de l'équation de récurrence. Cette récurrence est exécutée aux lignes 32, 33, 34 et présente un résultat, avant l'arrondi de la ligne 35, codé sur 56 bits dont 47 (de poids faible) sont associés à la représentation de la partie fractionnaire du nombre (format [9-47]). Le résultat final est donc issu de l'opération suivante :

$$\text{AR}[s(n)] = \text{AR}\left[\left(\alpha \cdot s(n-1)_{24} - s(n-2)_{24}\right)_{56}\right] = s(n)_{24} \quad 19$$

Autrement dit, le terme $s(n)$ [il en est de même pour $s(n-1)$ et $s(n-2)$] subit un arrondi de caractère aléatoire que l'on peut majorer par la valeur $q/2$ (arrondi au plus près).

Ainsi pour $n \geq 2$, on peut écrire :

$$\begin{aligned} \text{AR}[s(n)] &= s(n)_{56} + \varepsilon(n) = s(n)_{24} \\ \text{AR}[s(n-1)] &= s(n-1)_{56} + \varepsilon(n-1) = s(n-1)_{24} \\ \text{AR}[s(n-2)] &= s(n-2)_{56} + \varepsilon(n-2) = s(n-2)_{24} \end{aligned} \quad 20$$

où $\varepsilon(n)$, $\varepsilon(n-1)$ et $\varepsilon(n-2)$ sont les erreurs comprises entre $\pm q/2$ (avec $q = 2^{-23}$, si arrondi sur 24 bits).

En remplaçant dans l'équation 19 les expressions des différents échantillons retardés et arrondis, il vient :

$$s(n)_{24} = \text{AR}\left[\begin{array}{l} \alpha \cdot s(n-1)_{56} - s(n-2)_{56} \\ + \alpha \cdot \varepsilon(n-1) - \varepsilon(n-2) \end{array}\right] \quad 21$$

Cette équation signifie que l'échantillon courant est le résultat d'un arrondi sur 24 bits d'un calcul sur 56 bits auquel est ajouté le terme $\alpha \cdot \varepsilon(n-1) - \varepsilon(n-2)$. Cette quantité est majorée par la valeur $1,5q$ (pour se placer dans le cas le plus défavorable, on a posé $\varepsilon(n-1) = -\varepsilon(n-2) = q/2$) calculée avec α tendant vers 2, c'est-à-dire pour f_0 tendant vers 0 Hz. Ce terme relatif aux erreurs est en règle générale nettement plus faible simplement parce que le coefficient α est choisi strictement inférieur à 2 ($0 < f_0 < F_e/2$).

L'équation 21 montre également un résultat essentiel concernant l'accumulation des erreurs aux cours du temps. En effet, ces erreurs étant majorées par $1,5q$ il n'y a donc pas d'accumulation d'erreurs possibles et de divergence de l'algorithme. Par conséquent, le signal $s(n)$ reste sinusoïdal quelle que soit la durée de fonctionnement.

Conclusion

Dans cette première partie, nous avons présenté l'étude et l'implantation d'un oscillateur sinusoïdal numérique. Celui-ci a été programmé sur un processeur spécialisé à virgule fixe, le DSP56002 de Motorola, et nous avons montré que son fonctionnement à long terme est assuré. Les expérimentations qui ont été effectuées montrent d'ailleurs qu'aucune divergence de l'algorithme n'ont été observées pour un fonctionnement sur plusieurs jours.

Dans la seconde partie de cet article, nous abordons l'étude d'un oscillateur sinusoïdal analogique «à ligne à retard» dont la structure est inspirée de l'étude numérique présentée précédemment.

2. L'OSCILLATEUR SINUSOÏDAL ANALOGIQUE

L'étude de l'oscillateur numérique présentée précédemment nous a conduit à établir une équation de récurrence que nous avons implantée sur un calculateur spécialisé le DSP56002. Notons que d'autres types de calculateurs peuvent être utilisés, seule la durée et/ou la précision des calculs seront modifiées (la gamme de fréquences utiles également).

La simplicité de l'équation de récurrence dont nous rappelons l'expression ci-après :

$$s(n) = 2\cos(\omega_0 T) s(n-1) - s(n-2) \quad 22$$

nous amène néanmoins à nous interroger. Est-il possible au lieu d'utiliser un processeur numérique, de calculer cette équation avec un système analogique ? Autrement dit, peut-on, avec des circuits analogiques réaliser cet oscillateur ? Pour répondre à ces questions posons le problème.

2.1 ETUDE DE L'OSCILLATEUR ANALOGIQUE

L'équation de récurrence 22 fait intervenir des échantillons $s(n)$ de la fonction sinus retardés d'une durée T et de $2T$. Cette équation peut donc être réécrite en faisant intervenir la fonction sinus, il vient :

$$\sin(\omega_0 t) = 2\cos(\omega_0 T) \sin[\omega_0(t - T)] - \sin[\omega_0(t - 2T)] \quad 23$$

Cette équation suggère qu'un signal sinusoïdal peut être obtenu en réalisant la différence entre deux signaux sinusoïdaux retardés dont un est pondéré par une constante. Cette opération peut être réalisée par le circuit analogique suivant :

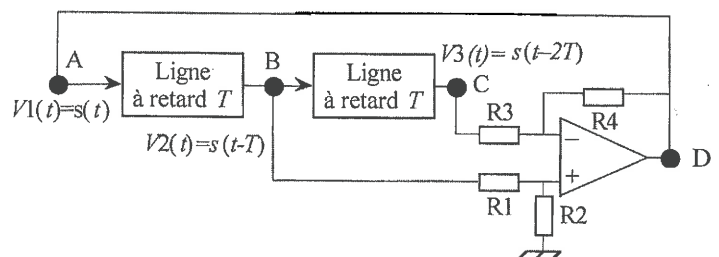


Fig. 5 - Schéma de principe de l'oscillateur analogique.

Pour retarder la fonction sinus d'une durée T et $2T$, il suffit d'utiliser deux lignes à retard successives et pour calculer cette même fonction sinus à partir des deux fonctions retardées, un amplificateur opérationnel. Il semble normal au premier abord que ce montage soit un oscillateur sinusoïdal étant donné qu'il est issu d'une étude dans le domaine numérique.

Néanmoins, il nous faut analyser son fonctionnement dans le domaine continu. Pour ce faire, on suppose que le signal $V1(t)$ au point A (voir *figure 5*) est sinusoïdal. Par conséquent, les signaux $V2(t)$ et $V3(t)$ (points B et C) le sont également :

$$\begin{aligned} V1(t) &= V \sin(\omega t) \\ V2(t) &= V \sin(\omega(t-T)) \\ V3(t) &= V \sin(\omega(t-2T)) \end{aligned} \quad 24$$

Calculons à présent le signal $V1(t)$ en sortie de l'amplificateur opérationnel (point D), on obtient :

$$V1(t) = \left[\frac{R2}{R1+R2} \cdot \frac{R3+R4}{R3} \right] \cdot V2(t) - \frac{R4}{R3} \cdot V3(t) \quad 25$$

en posant $R3 = R4$, on trouve finalement :

$$V1(t) = \alpha \cdot V2(t) - V3(t) \quad \text{avec } \alpha = \frac{2 \cdot R2}{R1+R2} \quad 26$$

On peut ensuite remplacer dans l'équation 26 les expressions des tensions $V1(t)$, $V2(t)$ et $V3(t)$, il vient :

$$V \sin(\omega t) = \alpha \cdot V \sin(\omega(t-T)) - V \sin(\omega(t-2T)) \quad 27$$

Si ce montage est un oscillateur sinusoïdal, cette égalité est vraie, encore faut-il le démontrer. Pour ce faire, simplifions par V et décomposons les sinus retardés :

$$\begin{aligned} \sin(\omega t) &= \alpha [\sin(\omega t) \cdot \cos(\omega T) - \cos(\omega t) \cdot \sin(\omega T)] \\ &\quad [\sin(\omega t) \cdot \cos(\omega 2T) - \cos(\omega t) \cdot \sin(\omega 2T)] \end{aligned} \quad 28$$

On peut maintenant rassembler les termes en ωt , il vient :

$$\begin{aligned} 0 &= \sin(\omega t) [1 + \cos(\omega 2T) - \alpha \cdot \cos(\omega T)] \\ &\quad + \cos(\omega t) [\alpha \cdot \sin(\omega T) - \sin(\omega 2T)] \end{aligned} \quad 29$$

Cette équation est vraie si les termes en facteur sont simultanément nuls, ce qui permet d'écrire le système suivant :

$$\begin{cases} 1 + \cos(\omega 2T) - \alpha \cdot \cos(\omega T) = 0 \\ \alpha \cdot \sin(\omega T) - \sin(\omega 2T) = 0 \end{cases} \quad 30$$

On montre alors que ces deux équations conduisent à la même condition sur le coefficient α .

$$\begin{cases} \alpha = \frac{1 + \cos(\omega 2T)}{\cos(\omega T)} \\ \alpha = \frac{\sin(\omega 2T)}{\sin(\omega T)} \end{cases} \Leftrightarrow \begin{cases} \alpha = \frac{1 + \cos(2\omega T)}{2} \cdot \frac{2}{\cos(\omega T)} \\ \alpha = \frac{2 \cdot \sin(\omega T) \cdot \cos(\omega T)}{\sin(\omega T)} \end{cases} \quad 31$$

soit encore :

$$\begin{cases} \alpha = \cos^2(\omega T) \cdot \frac{2}{\cos(\omega T)} = 2 \cdot \cos(\omega T) \\ \alpha = \frac{2 \cdot \sin(\omega T) \cdot \cos(\omega T)}{\sin(\omega T)} = 2 \cdot \cos(\omega T) \end{cases} \quad 32$$

Revenons aux équations 27 et 28 que nous avons à vérifier. Il apparaît finalement que les signaux $V1(t)$, $V2(t)$ et $V3(t)$ sont sinusoïdaux, à condition que le coefficient α soit égal à $2 \cdot \cos(\omega T)$. Physiquement cela signifie qu'avec deux signaux sinusoïdaux déphasés ou retardés d'une durée T [les deux signaux $V2(t)$ et $V3(t)$], il est possible de fabriquer un troisième signal sinusoïdal [$V1(t)$] en avance sur le signal de référence [ici $V2(t)$] à condition d'effectuer le calcul de l'équation 26 avec le coefficient α adéquat. Il suffit ensuite de réinjecter le signal sinus «fabriqué», à l'entrée du circuit pour boucler le montage et obtenir un oscillateur.

Nous sommes donc bien, a priori, en présence d'un oscillateur sinusoïdal, on peut donc déduire des développements précédents, la fréquence d'oscillation en fonction des résistances du montage, il vient :

$$\begin{cases} \alpha = 2 \cdot \cos(\omega_0 T) \\ \alpha = \frac{2 \cdot R2}{R1+R2} \end{cases} \Leftrightarrow f_0 = \frac{1}{2\pi T} \arccos\left(\frac{R2}{R1+R2}\right) + \frac{k}{T} \quad 33$$

Où $k = 0, 1, 2, \dots$ est relatif à la périodicité de la fonction cosinus. On pourra remarquer que la fréquence du signal sinusoïdal dépend, entre autres, du rapport des résistances. Aussi, avec $R2$ variable, il est possible d'ajuster la fréquence de notre oscillateur à lignes à retard. On notera également la similitude de ces résultats avec ceux issus de l'étude dans le domaine numérique.

2.2 Réalisation de l'oscillateur à lignes à retard

Le circuit de la *figure 5* a été réalisé afin de vérifier son fonctionnement. Quelques problèmes se sont manifestés notamment une oscillation sinusoïdale à une fréquence bien supérieure à celle désirée. Il apparaît, en effet, que cet oscillateur présente une tendance à osciller au démarrage sur des conditions autres que celles relatives à la bande de base, c'est-à-dire pour $k \neq 0$ (voir équation 33).

Pour résoudre en partie ce problème, nous avons introduit dans la boucle de réaction un filtre passe-bande à déphasage nul dans sa bande passante. Le circuit obtenu est illustré sur la *figure 6*.

Les deux retards successifs sont réalisés par deux lignes à retard actives TDA4560. Le retard peut donc être ajusté (dans notre exemple à $1 \mu s$) grâce aux deux potentiomètres P1 et P2 de $2k\Omega$. Les deux signaux retardés étant légèrement atténués en sortie des lignes, leurs amplitudes sont réajustées par l'intermédiaire des deux amplificateurs A1 et A2 et des potentiomètres P3 et P4. À leur sortie, nous trouvons les signaux $V2(t)$ et $V3(t)$ dont la différence est calculée par le montage formé de A3 (équations 25 et 26). Le signal de sortie de A3, avant d'être réinjecté à l'entrée du montage, est filtré par l'intermédiaire d'un filtre passe-bande (100 kHz - 300 kHz) utilisant les amplificateurs opérationnels A4 et A5. Le montage est alimenté sous une tension de $\pm 12V$.

2.3 Réglages et Mesures

Les réglages du circuit sont réalisés en boucle ouverte (liaison entre C1 et la sortie de A5 coupée). On injecte à l'entrée de la première ligne à retard (avant le condensateur C1), le signal sinusoïdal $V1(t)$ d'amplitude 1V c-c, à une fréquence comprise dans la gamme désirée (exemple 180 kHz). Il suffit ensuite d'ajuster à l'aide d'un oscilloscope, le retard de 1 μ s entre les signaux $V1(t)$, $V2(t)$ et $V3(t)$ ainsi que leurs amplitudes en sortie de A1 et A2. Le bon fonctionnement du montage pourra alors être vérifié en observant le signal en sortie de A5 qui doit être égal en réglant R2 et P5, au signal d'entrée $V1(t)$. Une fois ces réglages effectués, la liaison entre le condensateur C1 et la sortie de l'amplificateur A5 sera fermée afin de boucler le montage.

Pour un fonctionnement normal dans la plage de fréquence imposée, l'oscillateur nécessite une procédure de démarrage. Cette procédure consiste à appliquer un gain élevé à l'aide du potentiomètre P5. On observe alors une oscillation du montage à une fréquence bien plus grande que celle désirée. Il suffit ensuite de baisser le gain avec P5 jusqu'à l'apparition d'un saut de fréquence dans la gamme désirée. La fréquence pourra être ajustée par le potentiomètre R2.

Nous avons réalisé des mesures de fréquence en fonction du potentiomètre P4. Le tableau suivant présente les relevés effectués sur le prototype.

R2	f_0 mesurée	f_0 théorique
4,3 kQ	181 kHz	201 kHz
12,4 kQ	144 kHz	156 kHz
9,7 kQ	132 kHz	134 kHz

Tableau 1 : Mesures de fréquences

Conclusion

Dans cet article, nous avons présenté l'étude et la réalisation d'un oscillateur sinusoïdal numérique. Cette étude nous a permis d'aborder la conception de l'oscillateur, laquelle repose essentiellement sur une approche mathématique. Un exemple d'implantation sur un processeur spécialisé à virgule fixe est proposé et permet de vérifier son fonctionnement. Nous avons également élargi notre étude au domaine analogique en étudiant un oscillateur analogique à lignes à retard, montrant ainsi que les deux approches sont intimement liées, en particulier au niveau des résultats.

L'oscillateur numérique présenté dans ce papier peut être exploité dans de nombreux montages. Par exemple, comme VCO dans un asservissement de phase numérique (il suffit pour cela de commander la fréquence par une valeur numérique agissant directement sur le coefficient b_1) ou comme générateur de fonction en quadrature dans un système de transmission numérique.

D'un point de vue pédagogique, cet article constitue un très bon exemple de réalisation d'un système analogique et numérique. Il pourra servir de base pour la réalisation d'un cours et de travaux pratiques sur les oscillateurs analogiques et/ou numériques. Notons que le département Génie-Électrique de St-Dié de l'IUT de Nancy-Brabois développe ces différents aspects à travers un cours de traitement numérique du signal appliqué aux DSP.

Nus P., Vomscheid C., Caspary O., «*Traitement Numérique du Signal. Applications du processeur spécialisé DSP56002*» ISBN 2-86661-091-1, Publitrone/Elektor, 1998.

Broesch J., «*Comprendre le traitement numérique du signal. Le maximum de savoir avec le minimum d'équations*», ISBN 286661109-8, Publitrone/Elektor, 1999.

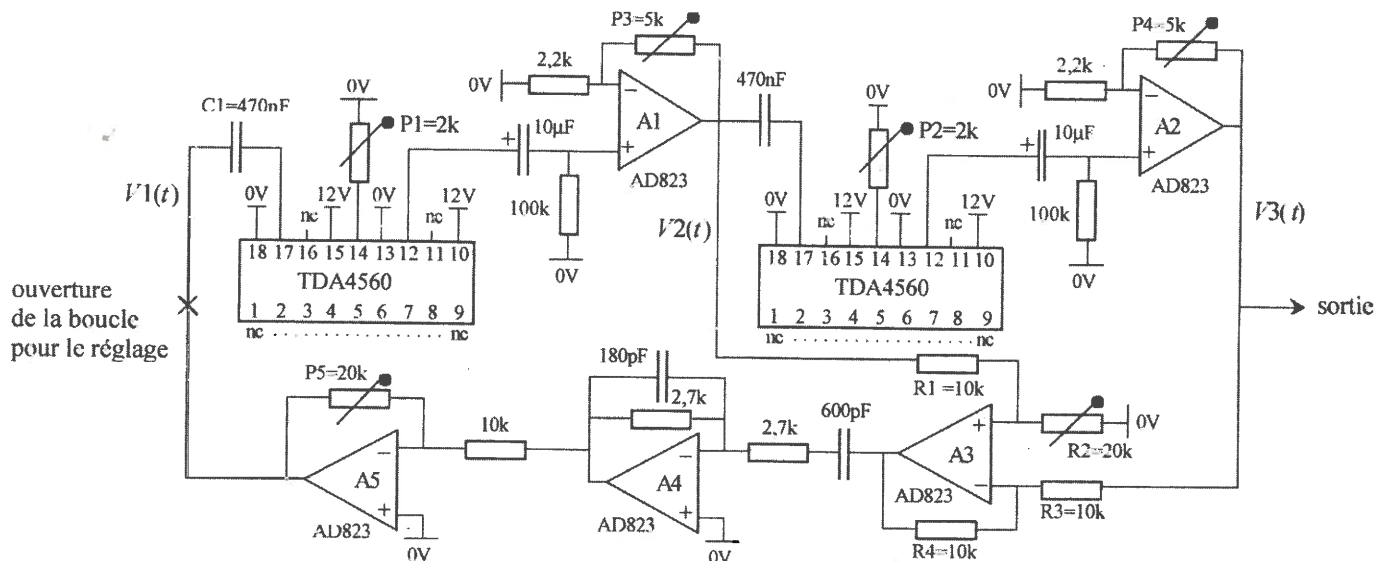


Fig. 6 - Schéma électrique de l'oscillateur analogique à lignes à retard.

Approche transversale des disciplines EEA autour d'une réalisation mécatronique : Pilotage des cours par les besoins

par Bernard PHILIPPE - Université de Valenciennes

Résumé : L'objet de ce papier est de présenter une approche originale permettant de former des étudiants aux disciplines EEA autour d'une organisation de type plateau-projet. La particularité de cette approche est d'obtenir une organisation transversale (groupes de travail) et non plus verticale (cours magistraux illustrés par des Travaux Dirigés et Pratiques). Cette approche favorise la vision globale de la conception d'un ensemble mécatronique. Elle permet aux étudiants d'aborder un problème dans sa globalité tout en intégrant, au fur et à mesure de l'étude, les aspects technologiques (limités volontairement dans notre cas aux composants de type Génie Électrique) intervenant dans l'élaboration d'une solution industrielle.

Le nouveau cours ainsi proposé, intitulé Conception Mécatronique Appliquée, implique une équipe pédagogique pluridisciplinaire fonctionnant avec les élèves sous la forme d'un plateau-projet. L'exemple utilisé pour illustrer notre approche consiste en la conception d'une plate-forme mobile autonome circulant au sein de l'École.

Mots clés : EEA, Mécatronique, Plateau-projet, Ingénierie simultanée, Plate-forme mobile intelligente.

1. INTRODUCTION

L'École Nationale Supérieure d'Ingénieurs en Mécanique Énergétique de Valenciennes a vocation à former des ingénieurs généralistes (Recherche & Développement). Elle dispense une formation pluridisciplinaire organisée autour de quatre axes principaux : Mécanique des solides (Analyse des Structures, Conception et Fabrication Assistée par Ordinateur), Mécanique des Fluides & Énergétique (Dynamique des Écoulements et Mécanismes de Transfert, Utilisation et Production de l'Énergie), Mécatronique (Automatique Intégrée et Ingénierie Électronique Appliquée à la Mécanique) et Matériaux Avancés pour la Mécanique et l'Énergétique. En troisième année, les élèves ont la possibilité d'approfondir un de ces axes sous forme d'une option. De par sa situation géographique (constructeurs et équipementiers automobiles et ferroviaires), le domaine de compétences principal de l'ENSIMEV s'inscrit dans le cadre des Transports Terrestres.

Dans le but de favoriser l'insertion des jeunes diplômés, il est apparu, au travers des stages, qu'il est important de sensibiliser les étudiants aux techniques de conduite de projet en plateau [1]. En effet, pour des gains de temps et pour réduire les coûts, les entreprises travaillent de plus en plus autour du concept d'ingénierie simultanée [2] (travail en équipes projets), voire même d'ingénierie collaborative [3] intégrant le concept de bureau d'études virtuel.

Dans le cadre de la troisième année, l'ENSIMEV a introduit depuis maintenant quatre ans, une approche pluridisciplinaire au travers de la conduite de projet en plateau. Une équipe de quatre à huit étudiants issus des quatre options, suivant la nature du travail à effectuer, est constituée de manière à pouvoir mener à bien un projet, qui, dans la majorité des cas, est de nature industrielle.

2. POSITION DU PROBLEME

Après deux années d'expériences dans le domaine des plateaux-projets, deux problèmes ont pu être mis en évidence : le manque de savoir faire dans la décomposition et la structuration en tâches d'un projet, le manque de connaissances pratiques dans le domaine de la technologie des composants industriels.

Dans le cadre de l'option mécatronique, il a été décidé, depuis l'an passé, de mener une expérience novatrice dans l'École [5]. Elle consiste à apporter des connaissances, non plus par une structure verticale, comme c'est généralement le cas en formation initiale (cours d'automatique intégrée, suivi d'un cours de management de projets, puis d'un cours d'électronique de puissance, l'ensemble illustré à partir de Travaux Dirigés et Travaux Pratiques calqués, si possible, sur des exemples industriels au travers de l'utilisation de maquettes pédagogiques), mais par une approche transversale (pilotage des cours par les besoins). Cette dernière a été choisie de manière à permettre de garder une vision globale du problème à traiter, dans notre cas la conception d'un système mécatronique (un système mécatronique se définit comme étant un système mécanique, auquel sont adjoints des effecteurs électriques ou hydrauliques ainsi que des capteurs, associés à un dispositif de commande, ayant pour but d'accroître ses performances statiques et dynamiques [6]).

La structure de l'intervention proposée correspond au regroupement de trois modules de cours « classiques » intitulés : management de projets, banc de contrôles et électronique de puissance (électrotechnique) sous forme d'un cours unique, à caractère pluridisciplinaire et pratique, intitulé Conception Mécatronique Appliquée. L'idée générale est de proposer aux étudiants de concevoir, par eux-mêmes, un ensemble mécatronique défini à partir d'un cahier des charges précisé par l'équipe enseignante. La solution obtenue doit pouvoir être exprimée sous la forme de composants disponibles dans le monde industriel. Pour des questions de temps, la réalisation pratique est, quant à elle, sous-traitée aux techniciens de l'École, l'ENSIMEV bénéficiant d'un atelier et d'un ensemble d'équipements performants permettant de réaliser et d'assembler des produits de qualité industrielle.

La particularité de notre approche consiste à laisser les étudiants conduire l'ensemble du projet. L'équipe pédagogique, dans notre cas composée de trois enseignants (un maître de conférences en électronique, un maître de conférences en automatique et un professeur agrégé de génie électrique), a pour tâche de guider de manière implicite l'avancement du travail (structure générale, composants, etc...), non pas en imposant des choix, mais en sollicitant les étudiants et en leur apportant, au moment opportun,

les informations nécessaires pour aboutir à ces choix. Un planning prévisionnel a été élaboré en début d'étude pour organiser les différentes interventions nécessaires à la réalisation du projet.

Les paragraphes suivants présentent le projet mis en place l'an passé dans le cadre de la Conception Mécatronique Appliquée.

3. PRESENTATION DU PROJET

Le choix du projet s'est porté sur l'étude d'une plate-forme mobile autonome assurant le convoyage de matériel au sein de l'École. Le cahier des charges proposé était, dans les grandes lignes, le suivant :

- poids total roulant : 150 kg ;
- autonomie : 1 heure ;
- encombrement : 700*500 mm ;
- vitesse maximale : 1 m/s ;
- coût maximum : 40 kF ;
- durée de l'étude : 3 modules de 12 heures ;
- contraintes pédagogiques :
 - utilisation de composants industriels disponibles dans le commerce ;
- nombre de personnes impliquées :
 - 15 étudiants de troisième année ;
 - 3 enseignants ;
 - 3 techniciens.

Étant donné que ce projet était traité dans le cadre de l'option mécatronique (dans notre cas pris au sens «génie électrique»), les aspects purement mécaniques, à savoir la structure de la plate-forme mobile (résistance et choix des matériaux, réalisation des plans, usinages, etc...) a été confiée à un des techniciens de l'École associés au projet.

Le travail demandé aux étudiants était de fournir un avant projet détaillé correspondant au choix des différents composants ainsi que leur intégration (emplacement). Une soutenance venait en complément pour permettre, à chacune des équipes, de défendre les solutions technologiques arrêtées.

4. DEROULEMENT DU PROJET

Pour des raisons pratiques liées à l'organisation de l'ensemble des cours, les séances étaient sous forme de modules de 4 h 30 par semaine regroupés en début d'année. Après présentation de l'objet de l'étude aux élèves, l'organisation adoptée a été la suivante :

- Pour tous les acteurs :
 - analyse et décomposition du projet ;
 - formation des équipes projets ;
- Pour chacun des groupes de travail :
 - décomposition des sous-ensembles ;
 - choix technologique des fonctions ;
 - synthèse finale ;
- Pour les techniciens :
 - conception détaillée des composants ;
 - réalisation pratique.

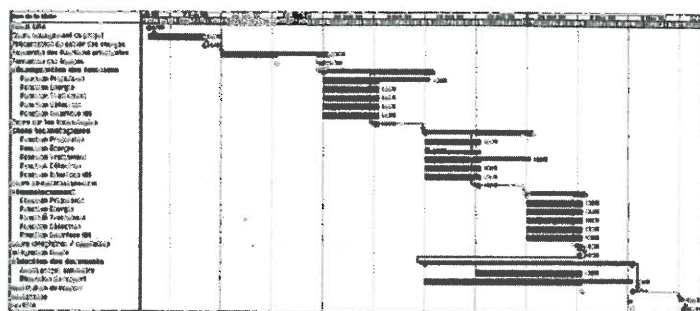


Fig. 1 - Planning adopté.

4.1. ANALYSE DU PROBLEME

Ce premier point a permis de mettre en évidence les fonctions et les tâches principales pour mener à bien le projet. Une approche de type SADT [4] a fait émerger 5 fonctions principales (Commande, puissance, énergie, capteurs et interface). Elle a consisté à isoler le problème de son contexte, puis de traduire le cahier des charges initial en termes de besoins exprimés et non exprimés, de fonctions, de contraintes, de flux d'informations, etc...

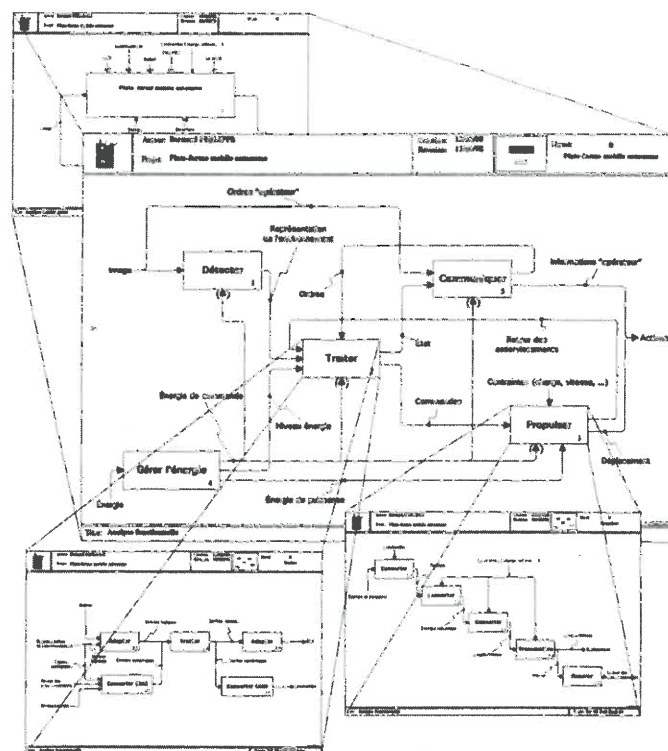


Fig. 2 - Recherche des fonctions.

4.2. FORMATION DES EQUIPES

À partir de l'analyse effectuée au point précédent, les étudiants se sont regroupés par thèmes en fonction de leurs compétences ou de leur centre d'intérêt. Cela représentait des équipes projets composées de 2 à 3 élèves.

4.3. DECOMPOSITION EN SOUS-ENSEMBLES

Chaque équipe projet a travaillé en parallèle (concept d'ingénierie simultanée) sur la décomposition fonctionnelle de chacun des sous-ensembles. Un point d'avancement était réalisé en début de séance de manière à synchroniser le déroulement du

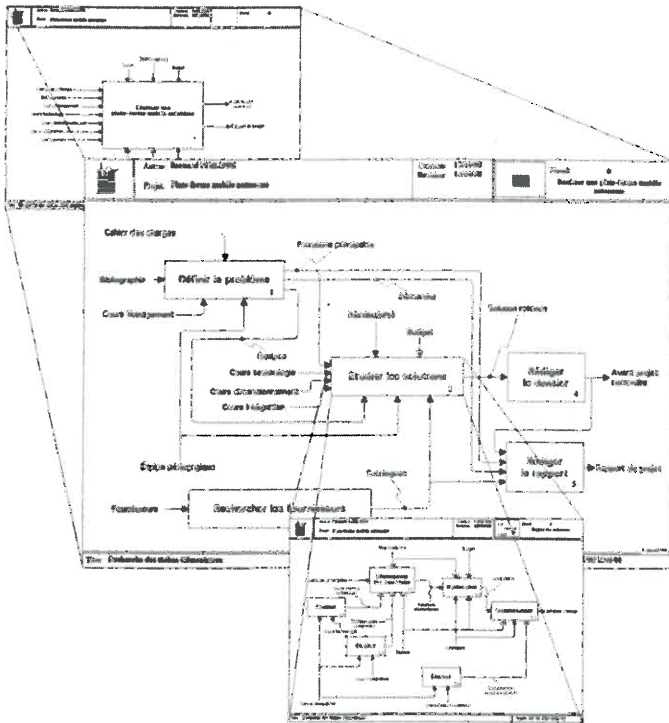


Fig. 3 - Recherche des tâches.

projet. En effet, certaines équipes avaient besoin d'informations résultant de l'analyse d'autres équipes. La description fonctionnelle ne devait pas, à ce niveau, pour ne pas arrêter de choix technologiques prématurés, être orientée par des considérations pratiques.

4.4. CHOIX TECHNOLOGIQUES ADOPTES

Cette phase a consisté à faire une recherche bibliographique sur l'ensemble des composants technologiques pouvant matérialiser les fonctions élémentaires isolées au point précédent. C'est à ce niveau que les étudiants avaient besoin d'être guidés dans les choix des composants (capteur optique ou magnétique, moteur à courant continu ou asynchrone, énergie électrique ou pneumatique, automate programmable ou micro-contrôleur, etc...). L'équipe pédagogique devait, à ce niveau, s'adapter pour répondre aux besoins spécifiques des différents groupes de travail, sous forme de références bibliographiques, de documentations techniques de fournisseurs ou encore de cours spécifiques (théoriques et pratiques).

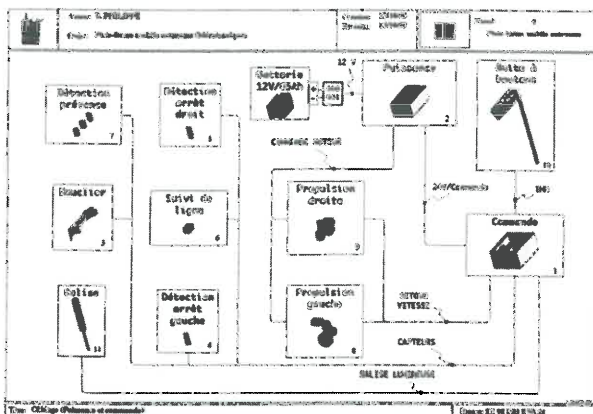


Fig. 4 - Structure générale adoptée.

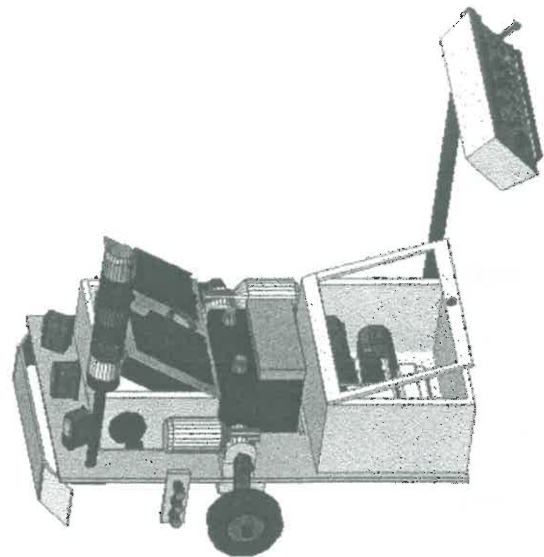


Fig. 5 - Vue générale de la plate-forme.

4.5. SYNTHÈSE FINALE

Cette dernière phase, avant de lancer les demandes d'achat et de travaux au niveau de l'atelier, a permis de faire le point final sur l'état d'avancement du projet, de manière à vérifier la cohérence globale de l'ensemble de la solution. D'un point de vue pratique, cela s'est traduit, pour chacun des groupes de travail, en la rédaction d'un rapport et d'une soutenance pour défendre chacune des solutions techniques adoptées. Une ébauche de l'implantation de chaque composant a été réalisée. Elle a permis, pour les techniciens associés au projet, de disposer d'un cahier des charges technique nécessaire pour la réalisation des plans des parties mécaniques correspondant à la structure de la plate-forme mobile, ainsi que des schémas électriques.

Pour résumer, L'architecture retenue, figure 5, correspond à une plate-forme, réalisée en acier, intégrant deux motoréducteurs à courant continu (d'une puissance de 200 Watts) pilotés chacun par une carte de type variateur de vitesse.

L'entraînement des roues est assuré par un système de courroies crantées et le retour de l'information vitesse, par une génératrice tachymétrique montée en bout d'arbre sur chacun des axes de rotation. Pour assurer la stabilité mécanique de l'ensemble du système, une roue folle joue le rôle de troisième appui au sol. L'énergie embarquée est de nature électrique sous forme d'une batterie 12V/60Ah à laquelle est adjoind un convertisseur continu/continu 12V/24V pour alimenter les capteurs (proximité, magnétique, infrarouge, contact, etc...), les effecteurs (boîte à boutons, colonne lumineuse, etc...), ainsi que la partie commande. Pour cette dernière, le choix s'est porté sur un automate programmable industriel comportant 32 entrées/sorties logiques, 8 entrées et 4 sorties analogiques. Cet automate est connecté à un bus de terrain embarqué, de type UNI-TELWAY, pour faciliter la programmation et la supervision de la plate-forme. De plus, ce dernier permettra l'intégration des extensions futures pouvant être adjoindées à cette plate-forme.

4.6. RÉALISATION FINALE

L'édition des commandes, la réception du matériel, la réalisation des éléments mécaniques ainsi que l'intégration finale ont été réalisés par l'équipe pédagogique renforcée par les techniciens de l'École.

5. CONCLUSION

L'expérience menée a permis d'aboutir à une solution technologique intéressante. Les élèves ont pu retirer de cette expérience l'approche globale nécessaire à la conception d'un système mécatronique. Elle a également mis en évidence la difficulté du travail en équipe projet (communication des informations entre les différents groupes). De plus, elle a permis d'approfondir un certain nombre de connaissances sur les composants industriels, ainsi que leur dimensionnement. Globalement, après évaluation des élèves, cette nouvelle formule a été bien perçue et est réitérée cette année.

Dans le cadre de l'option mécatronique, ce travail a montré qu'il était possible de former les étudiants au travers d'un cours applicatif pluridisciplinaire.

REMERCIEMENTS

Je tiens à remercier particulièrement, pour la concrétisation de ce projet, V. SADAUNE (Maître de conférences en Electronique) pour la partie capteurs, D. DERKS (Professeur Agrégé de Génie Électrique) pour la propulsion, et A. ERNIE (Technicien) pour la conception et la réalisation des éléments mécaniques.

REFERENCES

[1] J.C. Bocquet et B. Duffau., « *De la gestion de production à la gestion de conception, l'Art du Management* », Les Echos du 23 et 24 mai (1997).

[2] C. Gazo, D. Feschotte et C. Decreuse, « *L'ingénierie simultanée : une démarche fédératrice pour la compétitivité de l'entreprise* », En Direct, Lettre d'information de l'Institut de Productique de Besançon, numéro de mai (1998).

[3] Hewlett Packard (Eds.), « *Empowered Engineering* », Guide (1995).

[4] IGL (Eds.), « *S.A.D.T. : Un langage pour communiquer* », I.G.L. Technology, Eyrolles (1989).

[5] B. Philippe, « *Approche transverse des disciplines EEA : Application des techniques de conduite de projet par plateau dans le cadre d'une formation mécatronique* », CETSIS EEA'99, 4 et 5 novembre, Montpellier, pp. 303-306 (1999).

[6] G. Schweitzer, « *Mechatronik an der ETH Zurich* », Bulletin SEV/VSE, 1/1989, pp. 14 (1989).

Bernard PHILIPPE
Maître de conférences en Automatique
Responsable pédagogique de l'axe Mécatronique

École Nationale Supérieure d'Ingénieurs en Mécanique
Énergétique (ENSIMEV),

Laboratoire d'Automatique et de Mécaniques Industrielles et
Humaines (LAMIH) - UMR 8530,

Université de VALENCIENNES, Le Mont Houy - BP 311 -
F59304 VALENCIENNES CEDEX

Tél. : 0 327 511 420 - Fax : 0 327 511 200

Email : Bernard.Philippe@univ-valenciennes.fr



Après le colloque !

Réflexions sur l'évaluation des enseignements : la notation des QCM

par Dominique JACOB - IUT GEii de Poitiers

Résumé : Pour obliger les étudiants à un travail régulier on propose des QCM courts (10 minutes) mais fréquents (1 TD sur 2). On rappelle un principe de notations des QCM.

PRESENTATION

A l'IUT le contrôle des connaissances est continu ce qui doit inciter nos étudiants à un travail régulier. Dans les faits ceci est souvent pris en défaut. Ainsi à Poitiers les contrôles ont lieu régulièrement le samedi matin et on constate alors que les étudiants ayant un contrôle dans une discipline, par exemple en électrotechnique, ne travaille quasiment que cette discipline dans la semaine précédent le contrôle ce qui n'est pas une bonne façon de travailler. De plus les contrôles mettent souvent l'accent sur l'aspect modélisation scientifique des enseignements et moins sur l'aspect connaissances qualitatives. Cela conduit à des cas désolants de bons étudiants qui à la question : « Ce moteur asynchrone possède 4 pôles, quelle est environ sa vitesse nominale ? », ne savent pas répondre ou qui ne savent pas interpréter correctement les informations indiquées sur la plaque signalétique d'une machine.

Ces connaissances doivent donc être évaluées et prises en compte dans la notation. L'évaluation par questionnaire à choix multiple (QCM) nous semble bien adaptée pour contrôler ce genre de connaissance qui constituent la base de la culture technique.

Le QCM est peu répandu dans les enseignements techniques alors qu'il constitue l'essentiel de l'évaluation dans d'autres disciplines comme en médecine, nous n'avons donc pas l'habitude de ce genre d'exercice.

Nous avons décidé de proposer un QCM court (10 mn soit 10 à 15 questions) lors d'un TD sur 2 pour obliger les étudiants au moins à lire le cours régulièrement. Ainsi en électrotechnique, discipline minoritaire dans l'option automatique on aura 7 QCM réparti sur les 14 semaines durant lesquelles ont lieu l'enseignement. La note moyenne de ces QCM est prise en compte comme un devoir de 2 h.

L'élaboration des QCM est fastidieuse la première année, mais ceux-ci ne sont pas

diffusés puisqu'ils sont récupérés pour les noter, ils peuvent donc être réutilisés sur plusieurs années. La correction des QCM peut être automatisées (il existe des machines spécialisées) pour être rapide et ne pas « noyer » l'enseignant sous un déluge de correction. Par contre il convient de choisir un système de notation qui favorise l'honnêteté de l'étudiant et non pas les réponses aléatoires.

NOTATION SUR 20 DES QCM

Soit un QCM comportant q questions et p propositions de réponses pour chaque questions. Parmi ces p propositions une seule est juste.

Le candidat indique la réponse qui lui semble juste **ou ne répond pas**, avouant ainsi son ignorance et son refus de répondre aléatoirement.

On désigne

par NR le nombre de « non réponses »
par NF le nombre de réponses fausses

le nombre de réponse juste est par conséquent $NJ = q - NR - NF$

N désigne la note sur 20.

On cherche d'abord une relation linéaire du type $N = a - b \cdot NR - c \cdot NF$ ce qui est équivalent à $N = a' - b' \cdot NR + c' \cdot NJ$

Pour $NR = 0$ et $NF = 0$ il faut obtenir $N = 20$ soit $a = 20$.

Si $NR = q$ (aucunes réponses donc $NJ = NF = 0$) on doit obtenir $N = 0$ soit

$$b = \frac{a}{NR} = \frac{20}{q}$$

Si on a NR non réponses et que l'on donne des réponses aléatoires aux $q - NR$ questions restantes, en moyenne on a

$$NJ = \frac{q - NR}{p} \quad \text{réponses justes et donc}$$

$$NF = q - NR - \frac{q - NR}{p} \quad \text{ce qui doit}$$

également conduire à la note $N = 0$.

Ce point est discutable, en effet le candidat avouant son ignorance à NR questions mérite mieux que celui répondant systématiquement de façon aléatoire quand il ignore la bonne réponse, on pourrait choisir d'accorder quelques subsides par non réponses.

$$\text{Soit } c = \frac{a - b \cdot NR}{NF} = \frac{20 - \frac{20}{q} \cdot NR}{q - NR - \frac{q - NR}{p}} = \frac{20}{q} \cdot \frac{p}{p-1}$$

$$\text{Ainsi } N = 20 - NR \cdot \frac{20}{q} - NF \cdot \frac{20}{q} \cdot \frac{p}{(p-1)}$$

EXEMPLE

Si on a $q = 20$ questions avec $p = 4$ propositions, dans ce cas, des réponses aléatoires donnent en moyenne 15 réponses fausses et 5 réponses justes et ce résultat doit conduire à la note 0/20 puisqu'aucune connaissance n'est nécessaire pour l'obtenir.

Avec $NR = 10$ non réponses et $NJ = 10$ réponses justes (donc $NF = 0$ réponses fausses), c'est le cas d'un candidat « honnête », la note est

$$N = 20 - 10 \cdot \frac{20}{20} - 0 \cdot \frac{20}{20} \cdot \frac{4}{4-1} = 10$$

Avec $NR = 0$ non réponses et $NJ = 10$ réponses justes (donc $NF = 10$ réponses fausses), c'est le cas d'un candidat soit sûr de lui mais faible, soit qui répond aléatoirement aux questions dont il ignore la réponse, la note

$$N = 20 - 0 \cdot \frac{20}{20} - 10 \cdot \frac{20}{20} \cdot \frac{4}{4-1} = 6,66$$

au lieu de 10 bien que le nombre de réponses justes soit le même. Il est en effet normal de récompenser l'honnêteté.

On retranche $\frac{20}{q} \cdot \frac{p}{p-1}$ point

(soit 1,33 point si $q = 20$ et $p = 4$) par

réponse fausse et seulement $\frac{20}{q}$

soit 1 point si $q = 20$) par « non réponse ». Ainsi le candidat qui doute est fortement engagé à ne répondre que s'il est certain de sa réponse.

Le seuil de 10/20 n'est pas seulement psychologique, mais est très important pour la décision finale du jury aussi il semble judicieux de s'interroger sur la méthode de notation employée.

Note de la rédaction : Cet article, déjà publié dans le précédent numéro, comportait de nombreuses coquilles. Nous avons décidé de le représenter revu et corrigé.

Repeating the second year of a DUT in England

par Michael PURDUE - Cachan 2

A SUCCESS STORY

On the 12th of September 1999, Jimmy had an appointment with Jean-Marc Steindecker, Head of the Electrical Engineering Department of Cachan 1 and myself. He had failed the DUT in 1998, and was sent to the University of South Glamorgan in Wales to repeat his second year. After passing all his exams, he came back with his HND, Higher National Diploma (Equivalent of the DUT in England). He had already handed in a report on his activities and now was going to do a presentation of his HND project. The presentation was similar to that of a IUT student after his second year placement in industry. He explained how he had built a system to control the speed of a DC motor. Forty minutes later, Jimmy was told that he had obtained the DUT. This was given in the framework of the Cachan 1 Open University DUT course, the DUT by correspondence. Jimmy was of course delighted as now he had a double diploma, the HND and the DUT which he knew would be appreciated by a future employer. He had changed failure into success. He had much more confidence in himself. He was more mature. He had shown himself to be mobile, dynamic and enterprising. He had also solved his problems in English. Obtaining the DUT in such conditions was vital for Jimmy as it opened the door to becoming a technical salesman. He is now doing a post-DUT course in technical sales. Jimmy is one of three students who opted to go to England to repeat the second year of their DUT. All three were successful.

WHY GO TO ENGLAND ?

Being able to complete a DUT course in 3 years has always been a right, providing the student is not too weak or hasn't been guilty of repeated absences. Hence in the early nineties at Cachan 2, about 10 students repeated the first year and about the same number the second year and almost always with comparative success. I say comparative because it can hardly be very inspiring or challenging for the student to do more or less the same thing at the same time with the same teacher as the previous year. Thus these students often obtained their diploma among those students having the lowest marks.

However, in the juries of 1995 and 1996, several students were refused the DUT in spite of doing three years at the IUT. This put doubt on the efficiency of repeating the second year at the IUT and caused a dilemma for the jury over what to do for future students at the end of the first two years. How is it possible to allow students to repeat a year knowing that there is a

distinct possibility that he or she might be refused the diploma at the end of it ? How can the jury take the risk ? As it is already difficult for someone who just misses out on the DUT, to repeat the year successfully, what chance is there for a weaker student to have the will power to redo everything where he had failed the previous year ? Why not try something new ? Wouldn't it be a much better solution to repeat the year elsewhere ? Why England ? It is clear that studying abroad offers the students considerable advantages : they experience a new way of working; they are offered options which are different from those in France; they have to adapt to unfamiliar conditions; they acquire autonomy in their work; they learn to organise their time more efficiently. A student who has studied for the DUT for two years even without success and who adds to it the experience of a year in England with success in his or her exams is clearly a more mature, well-organised and autonomous student and is worthy of the DUT.

HOW IS REPEATING THE YEAR IN ENGLAND POSSIBLE ?

Cachan 1 and 2 have sent students to England to continue their studies since 1991. 5 British universities, De Montfort University of Leicester, Sheffield Hallam University, John Moores University of Liverpool, the Universities of Huddersfield and South Glamorgan offer places in the final year of a BEng or BSc Honours. This is the equivalent of the French licence. There are no engineering schools in England and so the BEng Honours represents the Engineering diploma in England. With this diploma, English students start working in companies as a sort of apprentice engineer. There, they are supervised by an engineer, continue their studies at the company, little by little assume responsibilities and after about five years submit a file containing their experience, training and responsibilities to the IEE (Institute of Electrical Engineers) to become a full engineer. We were therefore in an ideal position to enquire about the 2 year diploma, the HND (Higher National Diploma) offered by these universities. It is not at all a stepping stone to the engineering degree but a completely separate path to becoming a technician. A student with a HND who has aspirations to become an engineer must go back and do the second year of the BEng Honours. In 1997, we tried out the possibilities of the HND with 2 students: only one of them had been permitted to repeat the second year but preferred to go to England. We

offered them both just the opportunity to do the HND but not to have the DUT as we were a little wary about what might happen. They both succeeded, one was offered a possibility of doing a non-honours BSc and is now working in France as a technician, the other came back to France, did his military service and got a job as a technician. So they both were considered as technicians even without the DUT. So in 1998 we sent 3 students with the above mentioned results (all three got their DUT) and this year 5 students have left for Great Britain, all of them convinced that they will be successful too.

HOW IS IT ORGANISED CONCRETELY ?

There is no selection for Cachan students wishing to do a HND in an English university. For those students who were accepted to do a BEng or BSc, a telephone call to modify the type of diploma is enough. It is almost as simple with a student who originally had no intention of continuing his studies in England. We telephone the person in charge of exchanges at the university chosen by the student, fill in the UCAS form and send it off. UCAS is in fact the only complication. It is the central office for placing students at university. Even if the student has found a place by himself, he must still go through UCAS and pay a £4 fee. UCAS passes on the form to the university and the student normally receives confirmation of his place and relevant information about courses and accommodation during the summer. Therefore, the English side of the problem is solved before the beginning of September. To obtain the French diploma, the student must be enrolled at the university in France. They enrol therefore in the Open University course offered by Cachan 1 and, from that moment on, they are free to leave for England whenever they wish. Usually the course in England starts mid-September. They will be required to complete the HND course with success, write a report on their activities at the university equivalent to a industrial placement report and do a presentation of their HND project to obtain the DUT diploma.

There are only two students repeating their second year at Cachan 2, this school year. The teaching staff all agree that repeating the year in England not only makes life easier at the IUT, but also offers tremendous opportunities for the students themselves to experience success and give them hope for the future.

VIENT DE PARAITRE

TECHNOSUP

Les FILIÈRES TECHNOLOGIQUES des ENSEIGNEMENTS SUPÉRIEURS

INFORMATIQUE

Gestion des processus industriels temps réel

Des interruptions électroniques aux exécutifs multitâches

Jean-Jacques MONTOIS



ELLIPSES-Edition Marketing
32, rue Bague 75015 PARIS
Tél. : 01 45 67 74 19

L'auteur :

Jean-Jacques Montois, Ingénieur de formation, est Maître de Conférences à l'IUT de Saint-Malo. Il développe depuis de nombreuses années des enseignements d'informatique industrielle en IUT, en DESS et au CNAM. C'est dans le domaine de la robotique mobile, où les nécessités de contrôle temps réel sont particulièrement critiques, qu'il effectue des recherches basées sur l'utilisation de techniques multi-agents, pour la construction d'architectures de commande intelligentes et distribuées.

La collection TECHNOSUP dirigée par Claude Chèze est une sélection d'ouvrages dans toutes les disciplines, pour les filières technologiques des enseignements supérieurs.

Niveau **A** : **Approche** (éléments, résumés ou travaux dirigés)
Initiation, mise à niveau.

Niveau **B** : **Bases** (cours avec exercices et problèmes résolus)
IUP - IUT - BTS

Niveau **C** : **Compléments** (approfondissement, spécialisation)
Ecoles d'ingénieurs, Maîtrise.

L'ouvrage (niveau B) :

L'ouvrage est une étude des mécanismes fondamentaux fréquemment rencontrés dans le contrôle de processus temps réel.

- Une première partie développe les concepts de base (tel l'usage des interruptions électroniques) et des algorithmes de gestion de processus associés.
- La seconde partie est l'étude des techniques de coopération entre des tâches de contrôle supervisées par un exécutif temps réel.

La présentation des mécanismes se veut aussi bien culturelle qu'exploitable. De nombreux exemples sont donnés pour examiner concrètement l'emploi des techniques. Chaque étude est présentée comme un canevas d'exploitation, et en vue d'une exploitation rapide, les algorithmes sont généralement donnés en langage C ou assembleur.

Un grand nombre de schémas facilite la compréhension et l'acquisition des mécanismes complexes mis en œuvre.

Remarques :

Cet ouvrage est le fruit d'un enseignement dispensé en deuxième année de DUT Génie Electrique et Informatique Industrielle de l'IUT de Créteil et dans le DESS « Images, Signaux et systèmes temps réel » de l'Université de Paris XII.

L'objectif de cet ouvrage est d'aider l'acquisition d'idées claires et détaillées des mécanismes souvent rencontrés dans la conception d'applications temps réel mono ou multitâche. L'ouvrage use abondamment de schémas pédagogiques afin d'augmenter la compréhension de certains dispositifs complexes dont des explications trop textuelles pourraient apparaître confuses.

L'ouvrage n'est pas un traité volumineux et exhaustif des matériels et mécanismes, passés, présents et à venir. Il présente simplement les aspects techniques fréquemment rencontrés dans les activités de développements industriels pour le contrôle des processus temps réel.

Les exemples et références de l'ouvrage sont souvent basés ou empruntés à des matériels et logiciels bien connus du monde industriel et qui ont fait leurs preuves, à savoir :

L'IBM-PC, support de bien des applications de « control process », les exécutifs RTC de GSI-tecsi. VRTX de Ready system, les microprocesseurs 680x0, 80x86 respectivement des Stés MOTOROLA et INTEL, le contrôleur d'interruptions 8259 (PIC) d'INTEL et le contrôleur d'E/S 68230 (PI/T) de MOTOROLA, le compilateur TurboC de la sté Borland. Le lecteur doit se douter que ce ne sont pas les seuls outils présents dans le monde industriel loin s'en faut mais il n'est pas dans les intentions de l'ouvrage de faire un comparatif de ces produits. Permettez à l'auteur d'exprimer l'idée qu'il n'est souvent meilleur outil que celui que l'on maîtrise parfaitement.

La théorie est souvent mieux fixée par la pratique, aussi des applications multi-tâche temps réel sont décrites à la fin de l'ouvrage.

Je dois aussi remercier l'organisme de formation Learning Tree qui m'a confié jadis son cours (N° 343) sur les exécutifs temps réel, adapté à un public de techniciens et d'ingénieurs. Ma conception du « temps réel » a pu ainsi s'affirmer. En effet, à cette époque, les nombreuses questions techniques qui m'étaient soumises m'ont forcé à préciser mes réponses et donc à structurer ma connaissance du sujet.

JEAN-JACQUES MONTOIS